



OSTBAYERISCHE  
TECHNISCHE HOCHSCHULE  
REGENSBURG

OSTBAYERISCHE TECHNISCHE HOCHSCHULE REGENSBURG

FAKULTÄT ELEKTRO- UND INFORMATIONSTECHNIK

STUDIENGANG ELEKTRO- UND INFORMATIONSTECHNIK

## Projektarbeit

# Reduzierung von Noise bei einer DC/DC-Buck-Konverter-Platine

vorgelegt von

Christoph Mayer (B. Eng.)

am 08.04.2022

Matrikelnummer: 3304387

Betreuer:

Prof. Dr.-Ing. Martin Schubert, Ostbayerische Technische Hochschule Regensburg



## Eidesstattliche Erklärung zur Projektarbeit

Vorname, Name des

Studenten:

Christoph Mayer

Ostbayerische Technische Hochschule Regensburg

Fakultät Elektro- und Informationstechnik

Hiermit erkläre ich, dass ich die Arbeit selbstständig verfasst, noch nicht anderweitig für Prüfungszwecke vorgelegt, keine anderen als die angegebenen Quellen oder Hilfsmittel benutzt sowie wörtliche und sinngemäße Zitate als solche gekennzeichnet habe.

Regensburg, den 08.04.2022

---

Christoph Mayer

## **Vorwort**

Die vorliegende Projektarbeit wurde im Zeitraum vom 01.08.2021 bis 08.04.2022 in Zusammenarbeit mit Prof. Dr.-Ing. Martin Schubert an der Ostbayerischen Technischen Hochschule Regensburg angefertigt. Sie wurde im Rahmen meines Masterstudiums Elektro- und Informationstechnik an der Fakultät Elektro- und Informationstechnik erarbeitet.

An dieser Stelle möchte ich mich deshalb bei allen Personen bedanken, die mich während der Erstellung der Projektarbeit unterstützt haben. Ohne eine Wertung durch die Reihenfolge der Nennung zu bezwecken, möchte ich mich bei den folgenden Personen bedanken:

Mein besonderer Dank gilt für die hervorragende Betreuung von Seiten der Fakultät Elektro- und Informationstechnik der Ostbayerischen Technischen Hochschule Herrn Prof. Dr.-Ing. Martin Schubert. Mein Dank geht zudem an alle hier nicht namentlich erwähnten Mitarbeiter der Fakultät Elektro- und Informationstechnik, die bei der Erstellung dieser Projektarbeit direkt und indirekt beteiligt waren.

## Kurzfassung

Die Ursachen für Noise (Rauschen) in der Ausgangsspannung eines DC/DC-Buck-Konverters wurden anhand einer ausführlichen Literaturrecherche analysiert und Maßnahmen zur Reduktion des Noise (Rauschen) daraus abgeleitet. Durch die Minimierung der kritischen Schleife bestehend aus Eingangskondensator und MOSFETs, die geeignete Platzierung von Vias, die Platzierung einer Massefläche unterhalb des Leistungsteils, sowie die Implementierung einer Eingangsfiltration aus einer Induktivität und mehreren Kapazitäten konnte das Noise (Rauschen) in der Ausgangsspannung der DC/DC-Buck-Konverter-Platine reduziert werden. Zudem wurde das Layout dahingehend abgewandelt, sodass die DC/DC-Buck-Konverter-Platine direkt auf das DE1-SoC-Board aufgesteckt werden kann und Messvorgänge über BNC-Steckverbindungen anstatt Bananensteckverbindungen durchgeführt werden können. Messungen zur Validierung der Maßnahmen zeigten, dass die Layoutoptimierungen reduzierende Wirkung auf das Noise (Rauschen) in der Ein- und Ausgangsspannung haben. Insbesondere die Eingangsfiltration führt zu einer Abnahme des Noise (Rauschen) in der Ausgangsspannung.

# Inhaltsverzeichnis

<b>Kurzfassung</b> .....	<b>I</b>
<b>Inhaltsverzeichnis</b> .....	<b>II</b>
<b>Abbildungsverzeichnis</b> .....	<b>IV</b>
<b>Tabellenverzeichnis</b> .....	<b>VI</b>
<b>Abkürzungsverzeichnis</b> .....	<b>VII</b>
<b>1 Einleitung</b> .....	<b>1</b>
1.1 Problemstellung und Motivation.....	1
1.2 Ausgangssituation und Herausforderung.....	1
1.3 Zielsetzung der Arbeit.....	3
1.4 Aufbau der Arbeit .....	4
<b>2 Literaturdiskussion</b> .....	<b>5</b>
2.1 DC/DC-Buck-Konverter und Entstehung von Noise (Rauschen).....	5
2.1.1 Schaltungstopologie und Funktionsweise eines DC/DC-Buck-Konverters .....	5
2.1.2 Definition Ringing, Switching-Noise, Low-Frequency-Ripple.....	6
2.1.3 Kritische Schleife und Ursache für Noise (Rauschen).....	7
2.1.4 Erklärung LF-Ripple (Welligkeit) und Switching-Noise (HF-Noise) in der Ausgangsspannung .....	9
2.2 Möglichkeiten zur Reduktion von Noise (Rauschen).....	10
2.2.1 Reduktion der Induktivität der kritischen Schleife.....	10
2.2.2 Verwendung eines Dämpfungswiderstands .....	12
2.2.3 Verwendung einer Snubber-Schaltung .....	13
2.2.4 Ein- und Ausgangsfilterung.....	16
2.2.5 Layout-Optimierung .....	18
2.2.6 Verringerung des LF-Ripple (Welligkeit) .....	22
2.2.7 Verringerung des Überkoppelns von Ringing (Überschwingen) auf Ausgang ...	24
2.2.8 Verwendung eines Boot-Widerstands.....	24
2.2.9 Verwendung eines Gate-Widerstands .....	26

---

2.2.10	Verwendung eines Power-Moduls.....	27
<b>3</b>	<b>Umsetzung .....</b>	<b>28</b>
3.1	Optimierung des Layouts des DC/DC-Buck-Boards.....	28
3.1.1	Modifizierung der Verbindung zum AD-Wandler .....	28
3.1.2	Minimierung der kritischen Schleife .....	30
3.1.3	Optimierung der Messvorgänge.....	32
3.1.4	Platzierung von Vias .....	32
3.1.5	Massefläche unterhalb des Leistungsteils.....	33
3.1.6	Weitere Optimierungsschritte.....	34
3.2	Realisierung einer Eingangsfilterung .....	34
<b>4</b>	<b>Messung und Validierung .....</b>	<b>36</b>
<b>5</b>	<b>Zusammenfassung und Ausblick .....</b>	<b>41</b>
5.1	Zusammenfassung.....	41
5.2	Ausblick.....	41
	<b>Literaturverzeichnis.....</b>	<b>VIII</b>

## Abbildungsverzeichnis

Abbildung 1: DC/DC-Buck-Board.....	2
Abbildung 2: Messung der Spannungen an verschiedenen Punkten unter verschiedenen Betriebsbedingungen .....	3
Abbildung 3: Skizze des neuen Layouts des DC/DC-Buck-Boards .....	4
Abbildung 4: Aufbau eines synchronen DC/DC-Buck-Konverters und Spannungsverläufe ....	5
Abbildung 5: Ringing (Überschwingen) am Switch-Node des Buck-Konverters (links und mittig), Switching-Noise (HF-Noise) und LF-Ripple (Welligkeit) am Ausgang des Buck-Konverters (rechts).....	7
Abbildung 6: Kritische Schleife (High di/dt loop) und parasitäre Elemente (rot) des Buck-Konverters.....	7
Abbildung 7: Fallstudie: Drei unterschiedliche Anordnungen der beiden parallel geschalteten Eingangskondensatoren.....	11
Abbildung 8: Platzierung des Dämpfungswiderstands auf der Eingangsseite des DC/DC-Buck-Konverters.....	12
Abbildung 9: Gemessener Spannungsverlauf am Switch-Node .....	13
Abbildung 10: Kurvenverlauf der Spannung am Switch-Node .....	14
Abbildung 11: Implementierung eines RL-Snubbers auf der Eingangsseite des DC/DC-Buck-Konverters.....	15
Abbildung 12: Spannung am Switch-Node.....	15
Abbildung 13: Realisierungsmöglichkeiten von Eingangsfilterung. ....	17
Abbildung 14: Second-Stage-LC-Filter auf Ausgangsseite des DC/DC-Buck-Konverters.....	17
Abbildung 15: Ausgangsspannung des DC/DC-Buck-Konverters.....	18
Abbildung 16: Multi-Layer-PCB.....	19
Abbildung 17: Platzierung von Vias zur Reduktion von Noise (Rauschen) .....	20
Abbildung 18: Entstehung von Noise (Rauschen) durch ungeeignete Messtechnik .....	21
Abbildung 19: Vergleich von Koaxial-Messverbindung und Tip-and-Barrel-Messverbindung	22
Abbildung 20: LF-Ripple (Welligkeit) in der Ausgangsspannung bei unterschiedlichen Ausgangskondensatoren.....	23
Abbildung 21: Weitere Beschaltungsmöglichkeiten zur Verringerung von Ringing (Überschwingen).....	25
Abbildung 22: Spannungsverlauf am Switch-Node bei Verwendung eines Boot-Widerstands .....	26
Abbildung 23: Spannungsverlauf am Switch-Node bei Verwendung eines Gate-Widerstands .....	27

---

Abbildung 24: Verbindung DC/DC-Buck-Board mit ADC des DE1-SoC-Boards .....	28
Abbildung 25: Layout des DC/DC-Buck-Boards .....	29
Abbildung 26: Kritische Schleife bei DC/DC-Buck-Board .....	31
Abbildung 27: Messung der verschiedenen Signalgrößen.....	32
Abbildung 28: Vias zur Reduktion von Noise (Rauschen) .....	33
Abbildung 29: Massefläche zur Reduktion des Noise (Rauschen) .....	33
Abbildung 30: Serienwiderstand am VCC-Pin des Buck-Treibers .....	34
Abbildung 31: Eingangsfiler Rev. 11.01.08 .....	35
Abbildung 32: Messaufbau am Board Rev. 11.01.08 .....	36
Abbildung 33: Messung der Spannungen an verschiedenen Punkten unter verschiedenen Betriebsbedingungen (Rev. 11.01.08) mit Eingangsfiler-Induktivität.....	37
Abbildung 34: Messung der Spannungen an verschiedenen Punkten unter verschiedenen Betriebsbedingungen (Rev. 11.01.08) ohne Eingangsfiler-Induktivität.....	38

## Tabellenverzeichnis

Tabelle 1:	Peak-to-Peak-Spannung am Ein-/Ausgang bei unterschiedlichen Betriebsbedingungen (Rev. 10.01.04).....	2
Tabelle 2:	Peak-to-Peak-Spannung am Ein-/Ausgang bei unterschiedlichen Betriebsbedingungen (Rev. 11.01.08).....	39

## Abkürzungsverzeichnis

<b>BNC</b>	Bayonet Neill Concelman
<b>DCR</b>	Direct Current Resistance
<b>ESL</b>	Equivalent Series Inductance
<b>ESR</b>	Equivalent Series Resistance
<b>HF</b>	High Frequency
<b>IC</b>	Integrated Circuit
<b>LF</b>	Low Frequency
<b>MOSFET</b>	Metal Oxide Semiconductor Field Effect Transistor
<b>PCB</b>	Printed Circuit Board
<b>PWM</b>	Pulsweitenmodulation
<b>Rev.</b>	Revision
<b>SW</b>	Switch-Node

# 1 Einleitung

## 1.1 Problemstellung und Motivation

In einer digitalisierten Welt sind mobile Geräte wie Smartphones oder Tablets von großer Bedeutung. Ebenso werden in der Industrie immer häufiger fahrerlose Transportsysteme eingesetzt, um die Arbeits- und Prozessabläufe stärker zu automatisieren. Unterschiedliche, batteriebetriebene, mobile Anwendungen haben die Gemeinsamkeit, dass ihre Energieversorgung größte Effizienz aufweisen sollte, um eine möglichst lange Betriebsdauer zwischen den Ladevorgängen zu erreichen. Aber auch in nicht-mobilen Anwendungen ist große Effizienz wichtig, um die Betriebskosten zu minimieren. In vielen Anwendungen ist es meist notwendig, Gleichspannung mit unterschiedlichen Spannungsniveaus bereitzustellen bzw. Gleichspannung auf- und abzuwandeln.

DC/DC-Konverter sind in elektronischen Systemen weit verbreitet, um verschiedene Versorgungsspannungsniveaus zu liefern. Dabei zeichnen sich diese Schaltwandler durch ihre große Effizienz im Vergleich zu Linearreglern aus. [1] [2] Zudem haben DC/DC-Konverter gegenüber Linearreglern signifikante Vorteile hinsichtlich Leistungsdichte und weisen geringe thermische Verluste auf [3]. Um die Systemgröße von DC/DC-Konvertern zu verkleinern und gleichzeitig größere Leistung zu erreichen, steigt die Schaltfrequenz der Schaltwandler tendenziell immer weiter an [2]. Die meistverwendete Spannungsregelung basiert auf der synchronen Buck-Topologie (Abwärtswandlung). Dabei wird die Eingangsspannung auf die geforderte Ausgangsspannung abwärtsgewandelt. [4] Synchroner DC/DC-Buck-Konverter weisen eine Schaltfrequenz unter einigen Megahertz (MHz) auf, erzeugen aber aufgrund ihres Schaltvorgangs ein breitbandiges Noise (Rauschen) in ihrer Ausgangsspannung. Dieses Noise (Rauschen) kann Frequenzanteile bis in den Gigahertz-Bereich aufweisen. [5] Geräte, welche aus einem DC/DC-Konverter versorgt werden, können empfindlich hinsichtlich Störungen sein. Das Noise (Rauschen) in ihrer Versorgungsspannung kann eine solche Störung darstellen. Folglich ist es wichtig, dass das erzeugte Noise (Rauschen) von DC/DC-Konvertern so gering wie möglich ist.

## 1.2 Ausgangssituation und Herausforderung

Für Praktikumsversuche im Elektronik-Labor der Fakultät Elektro- und Informationstechnik ist bereits ein DC/DC-Buck-Konverter auf einer Leiterplatte (Printed Circuit Board (PCB)) realisiert. Dieser Buck-Konverter wird mithilfe eines DE1-SoC-Boards betrieben. Dazu wird das PCB des Buck-Konverters über eine 40-polige Steckleiste mit dem DE1-SoC-Board verbunden. Zusätzlich muss der Pin für die Ausgangsspannung des DC/DC-Buck-Boards mithilfe einer einzelnen Leitung mit dem ADC-Eingang des DE1-SoC-Boards verbunden werden (siehe Abbildung 1 oben). Im Rahmen einer Projektarbeit eines Studierenden wurden Messungen

von Strömen (Spulenstrom, Ausgangsstrom) auf dem DC/DC-Buck-Board realisiert. Diese Messungen machten es u.a. nötig, das DC/DC-Buck-Board mithilfe eines Flachbandkabels mit dem DE1-SoC-Board zu verbinden (siehe Abbildung 1 unten).

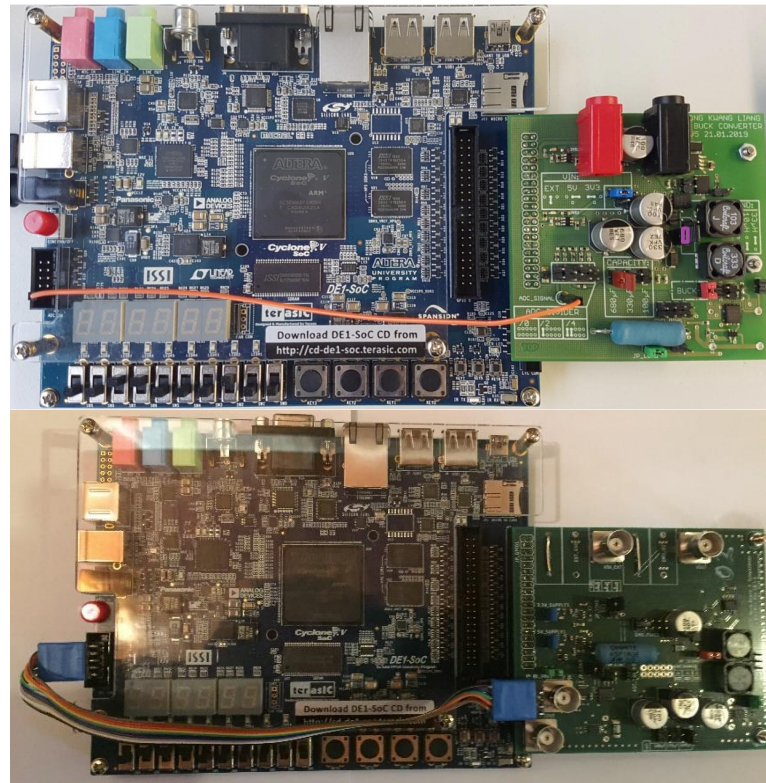


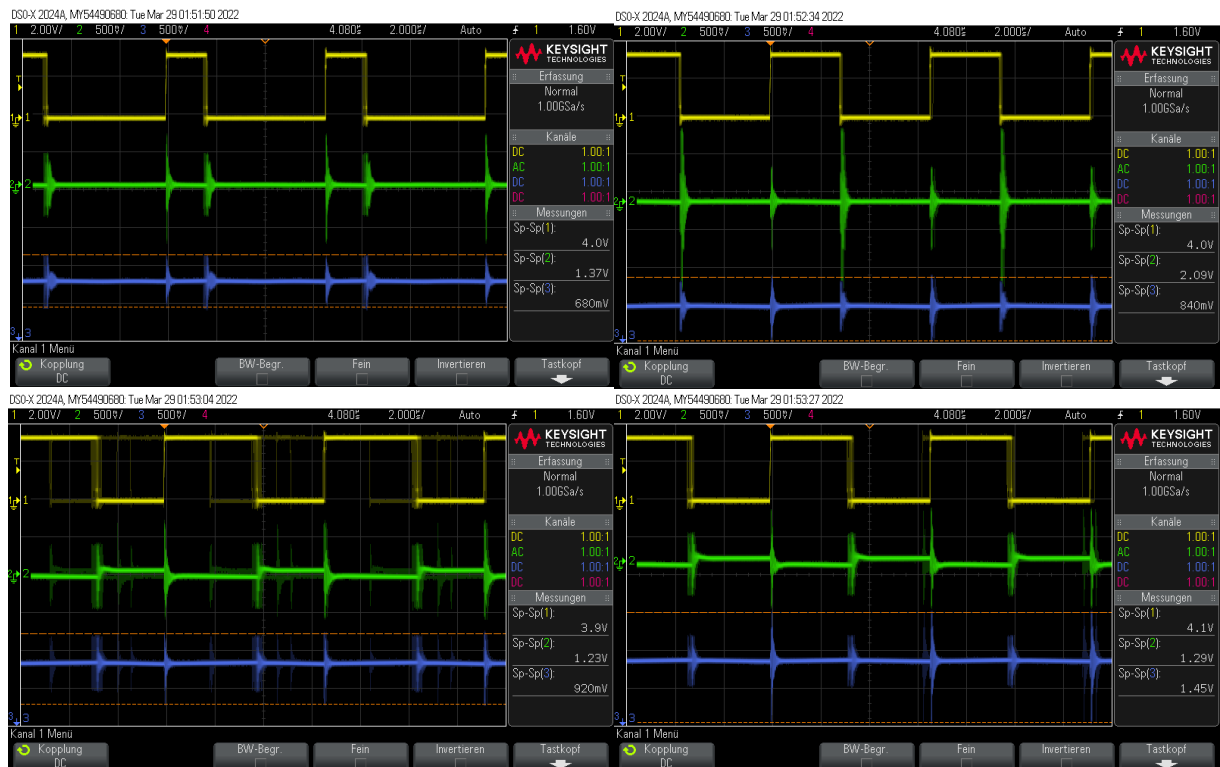
Abbildung 1: DC/DC-Buck-Board Rev. 05.00.00 (oben) und DC/DC-Buck-Board Rev. 10.01.04 (unten).

Messungen der Spannungen an verschiedenen Punkten des DC/DC-Buck-Boards (Rev. 10.01.04) unter verschiedenen Bedingungen (Laststrom ein/aus, synchroner/asynchroner Betrieb) ergaben, dass der Buck-Konverter ein signifikantes Noise (Rauschen) erzeugt. Dadurch weisen sowohl die Ein-, als auch die Ausgangsspannung ein großes Noise (Rauschen) auf.

Tabelle 1: Peak-to-Peak-Spannung am Ein-/Ausgang bei unterschiedlichen Betriebsbedingungen (Rev. 10.01.04)

Betriebsart	asynchron		synchron	
	off	on	off	on
Peak-to-Peak-Spannung am Ausgang $V_{out,p-p}$	0,680 V	0,920 V	0,840 V	1,45 V
Peak-to-Peak-Spannung am Eingang $V_{in,p-p}$	1,37 V	1,23 V	2,09 V	1,29 V

Tabelle 1 zeigt, dass die Peak-to-Peak-Spannung und damit das Noise (Rauschen) am Ausgang am größten (1,45 V) ist, wenn der Buck-Konverter im synchronen Betrieb und mit eingeschaltetem Laststrom betrieben wird.



**Abbildung 2: Messung der Spannungen an verschiedenen Punkten unter verschiedenen Betriebsbedingungen: asynchron und ausgeschalteter Laststrom (oben links), synchron und ausgeschalteter Laststrom (oben rechts), asynchron und eingeschalteter Laststrom (unten links), synchron und eingeschalteter Laststrom (unten rechts).**

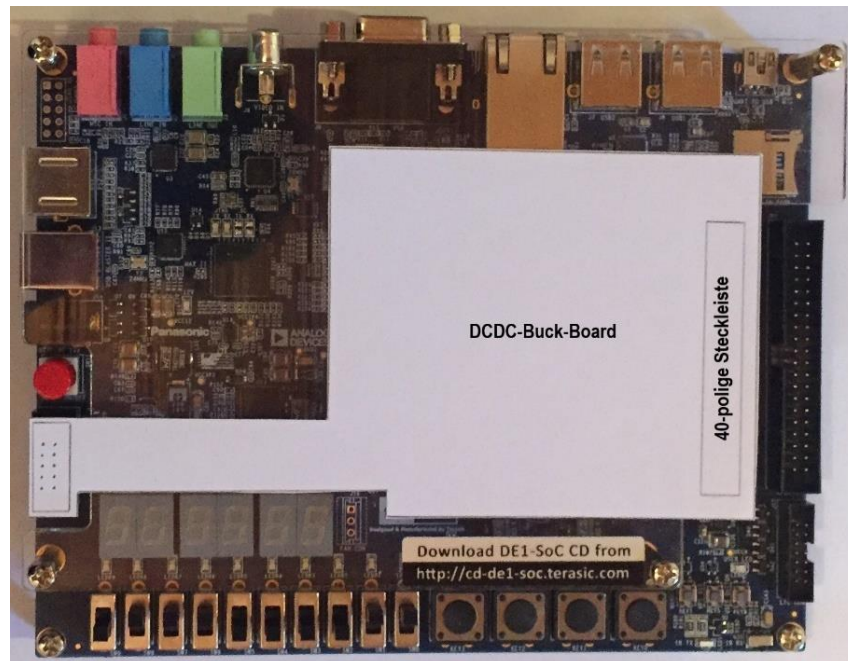
Wie Abbildung 2 zeigt, treten die Peaks in der Ausgangsspannung (**blauer Graph**) immer bei einer steigenden bzw. fallenden Flanke des Pulsweitesignals (**gelber Graph**) auf. Die Peaks koppeln auch auf die Eingangsspannung (**grüner Graph**) über und verursachen dort ebenfalls eine große Peak-to-Peak-Spannung. Der **gelbe Graph** hat eine Skalierung von 2,0 V/div, der **blaue** und **grüne Graph** jeweils von 500 mV/div. Aus Abbildung 2 bzw. Tabelle 1 wird deutlich, dass die Höhe der Peaks des Noise (Rauschen) in der Eingangsspannung (**grüner Graph**) in der Größenordnung der Peaks des Noise (Rauschen) in der Ausgangsspannung (**blauer Graph**) liegen bzw. sogar teilweise deutlich größer sind.

### 1.3 Zielsetzung der Arbeit

In einem ersten Schritt sollen anhand aktueller Literatur die Ursachen für das Noise (Rauschen) bei DC/DC-Buck-Konvertern analysiert werden. Konkret sollen die Schaltbereiche der Buck-Topologie identifiziert werden, die das Noise (Rauschen) in der Ausgangsspannung erzeugen. Auf Grundlage dieser Erkenntnisse sollen dann mögliche Lösungen für die Optimierung bzw. Modifikation des DC/DC-Buck-Boards ausgearbeitet werden, die zu einer Reduktion

des Noise (Rauschen) in der Ausgangsspannung führen. Dazu sollen die möglichen Lösungen miteinander hinsichtlich Realisierbarkeit verglichen und die Lösungen mit der besten bzw. einfachsten Realisierbarkeit umgesetzt werden. Anhand von Messungen soll dann die eventuelle Reduktion des Noise (Rauschen) in der Ausgangsspannung verifiziert werden.

Um das Noise (Rauschen) zu reduzieren, soll das Layouts des DC/DC-Buck-Konverter-Boards grundsätzlich abgeändert werden, sodass dieses ohne Flachbandkabel direkt auf das DE1-SoC-Board gesteckt werden kann.



**Abbildung 3: Skizze des neuen Layouts des DC/DC-Buck-Boards**

Abbildung 3 soll das geplante Layout des DC/DC-Buck-Boards aufzeigen. Durch die 10-polige Steckleiste am linken Ende des Stegs und die 40-polige Steckleiste auf der rechten Seite des DC/DC-Buck-Boards soll dieses direkt auf das DE1-SoC-Board gesteckt werden können.

## 1.4 Aufbau der Arbeit

In Kapitel 2 *Literaturdiskussion* werden zunächst die Schaltungstopologie und Funktion des DC/DC-Buck-Konverters aufgezeigt sowie die Ursachen für die Entstehung des Noise (Rauschen) erläutert. Darauf aufbauend werden verschiedene Möglichkeiten analysiert, die eine Reduktion des Noise (Rauschen) ermöglichen. Kapitel 3 *Umsetzung* zeigt dann die konkreten praktischen Tätigkeiten im Rahmen der Projektarbeit auf. Dabei wird auf die Modifikation bzw. Optimierung des Schaltungsdesigns eingegangen. Im vierten Kapitel wird dann die Validierung der umgesetzten Maßnahmen anhand von Messungen durchgeführt. Im fünften Kapitel werden die Ergebnisse zusammengefasst und ein Ausblick auf die (möglichen) weiterführenden Schritte gegeben.

## 2 Literaturdiskussion

### 2.1 DC/DC-Buck-Konverter und Entstehung von Noise (Rauschen)

Im Folgenden wird der grundlegende Schaltungsaufbau und die Funktionsweise eines DC/DC-Buck-Konverters aufgezeigt. Anschließend werden die unterschiedlichen Noise-Arten, die auftreten definiert, um die Verständlichkeit des Inhalts zu verbessern. Auf Grundlage des Aufbaus und der Funktion des DC/DC-Buck-Konverters wird auf den Aufbau der kritischen Schleife und die damit verbundene Ursache für die Entstehung des Noise (Rauschen) eingegangen.

#### 2.1.1 Schaltungstopologie und Funktionsweise eines DC/DC-Buck-Konverters

Der DC/DC-Buck-Konverter ist ein Abwärtswandler, der eine größere DC-Eingangsspannung in eine kleinere DC-Ausgangsspannung konvertieren kann. Wie Abbildung 4 zeigt, besteht der synchrone Buck-Konverter grundsätzlich aus zwei komplementären Schaltern, einer Induktivität und einer Kapazität. [6]

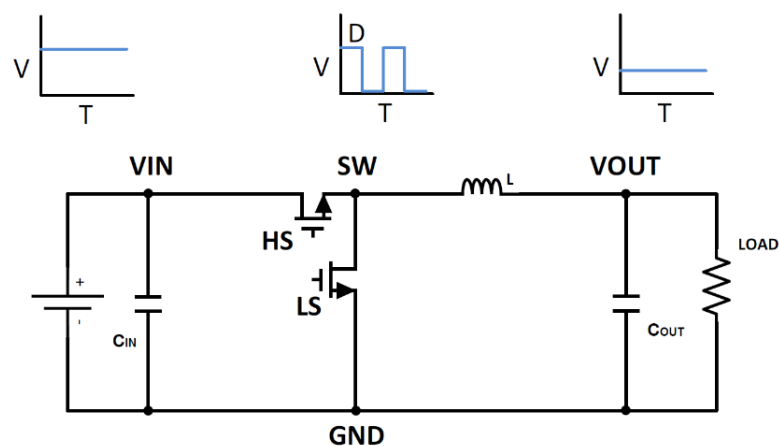


Abbildung 4: Aufbau eines synchronen DC/DC-Buck-Konverters und Spannungsverläufe am Eingang (VIN), Switch-Node (SW) und Ausgang (VOUT). [7]

Meistens werden die Schalter durch zwei MOSFETs (High-Side und Low-Side) realisiert, die abwechselnd schalten. Das Schalten der MOSFETs wird durch einen IC gesteuert, welcher ein PWM-Signal erzeugt und damit die Gates der MOSFETs treibt. [8] Ist der High-Side-MOSFET eingeschaltet (on) und der Low-Side-MOSFET ausgeschaltet (off), dann fließt der Strom vom Eingang über die Induktivität zum Ausgang und Energie sammelt sich im magnetischen Feld der Induktivität an. Wenn der High-Side-MOSFET ausgeschaltet (off) und der Low-Side-MOSFET eingeschaltet (on) ist, dann hält die Induktivität den Stromfluss zum Ausgang durch Abbau des magnetischen Felds aufrecht, indem die Stromschleife über den Low-Side-MOSFET geschlossen wird. Die entstehende rechteckförmige Spannung am Switch-Node (SW) wird also durch die Induktivität und den Kondensator am Ausgang geglättet bzw. gemittelt (Tiefpass-Filterung). [2] Als Switch-Node (SW) wird der gemeinsame Knoten der beiden MOSFETs und der Induktivität bezeichnet. Der Kurvenverlauf der Spannung am Switch-Node ist somit eine Folge von rechteckförmigen Impulsen mit Duty Cycle D. [9] Über den Duty Cycle,

also das Verhältnis der on-Zeit des High-Side-MOSFETs zur Periodendauer der Schaltfrequenz, kann die Höhe der Ausgangsspannung festgelegt werden [6].

Alternativ kann der Buck-Konverter auch im asynchronen Betrieb arbeiten. Im asynchronen Betrieb übernimmt eine Freilauf-Schottky-Diode komplett die Aufgabe des Low-Side-MOSFETs (d.h. es gibt entweder gar keinen Low-Side-MOSFET oder dieser ist durchgehend gezielt ausgeschaltet). Eine Freilauf-Schottky-Diode kann aber auch im synchronen Betrieb zusätzlich zum Low-Side-MOSFET vorhanden sein. Im synchronen Betrieb gibt es eine Totzeit, in welcher der High-Side-MOSFET bereits ausgeschaltet (off) und der Low-Side-MOSFET auch noch ausgeschaltet (off) ist. In diesem Zeitfenster fließt der Strom dann über die Freilauf-Schottky-Diode. Sobald der Low-Side-MOSFET dann eingeschaltet (on) ist, übernimmt dieser den Spulenstrom von der Diode, da er einen geringeren Durchlasswiderstand als die Freilauf-Schottky-Diode aufweist. Dadurch werden die Verluste, welche in der Freilauf-Schottky-Diode auftreten würden, reduziert. [4]

Auf der Eingangsseite des Buck-Konverters werden meist zwei verschiedene Arten von Kondensatoren gleichzeitig eingesetzt:

- Elektrolyt-Bulk-Kondensator mit einem großen Kapazitätswert ( $>100 \mu\text{F}$ ) entkoppelt das Low-Frequency-Switching-Noise (typischerweise die 100kHz- bis 300 kHz-Schalt-rate und dessen Harmonische)
- Keramik-Kondensator, der nahe an den MOSFETs platziert ist, um den High-Frequency-Strom ( $>30 \text{ MHz}$ ) entsprechend der Anstiegs-/Abfallzeit des Schaltkurvenverlaufs zu liefern

[8] [9]

### 2.1.2 Definition Ringing, Switching-Noise, Low-Frequency-Ripple

Während der Literaturrecherche stellte sich heraus, dass in der analysierten Literatur oft sehr unterschiedliche Begriffe für die verschiedenen Arten von Noise (Rauschen) verwendet. Um die Verständlichkeit der nachfolgenden Ausführungen zu verbessern, werden im Folgenden die unterschiedlichen, vorkommenden Noise-Arten definiert.

#### 1) Ringing (Überschwingen):

In Abbildung 5 (links und mittig) ist das Ringing (Überschwingen) bei der steigenden Flanke der Spannung am Switch-Node gezeigt. Grundsätzlich werden im Rahmen dieser Projektarbeit mit Ringing (Überschwingen) die Spannungsspitzen bei der steigenden bzw. fallenden Flanke der Spannung am Switch-Node bezeichnet.

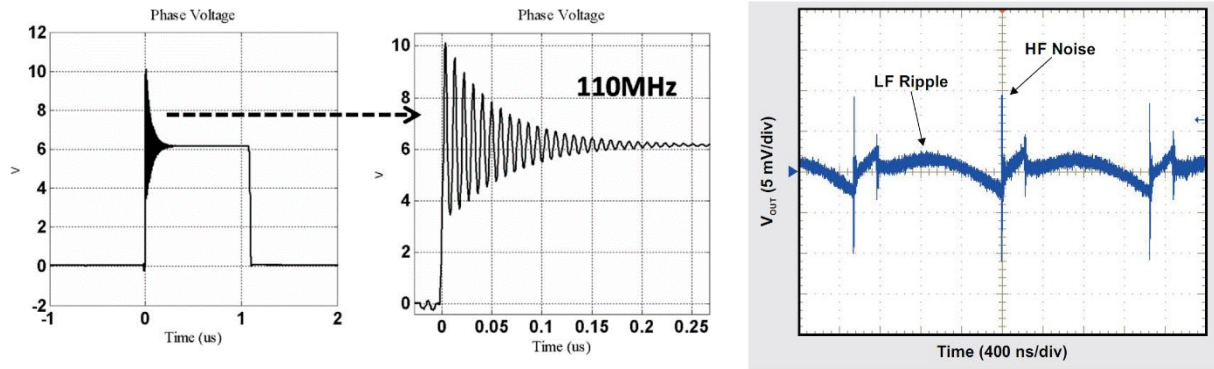


Abbildung 5: Ringing (Überschwingen) am Switch-Node des Buck-Konverters (links und mittig), Switching-Noise (HF-Noise) und LF-Ripple (Welligkeit) am Ausgang des Buck-Konverters (rechts). [6] [10]

## 2) Switching-Noise (HF-Noise):

Im Rahmen dieser Projektarbeit werden als Switching Noise oder High-Frequency-Noise (HF-Noise) die Peaks (Spitzen) in der Ausgangsspannung des Buck-Konverters bezeichnet (siehe Abbildung 5, rechts).

## 3) LF-Ripple (Welligkeit):

Im Rahmen dieser Projektarbeit wird als Low-Frequency-Ripple die Welligkeit in der Ausgangsspannung des Buck-Konverters bezeichnet (siehe Abbildung 5, rechts).

### 2.1.3 Kritische Schleife und Ursache für Noise (Rauschen)

In Abbildung 6 ist erneut der Buck-Konverter dargestellt, dessen Schaltungstopologie nun um die parasitären Elemente der Bauteile und Leitungen ergänzt ist.

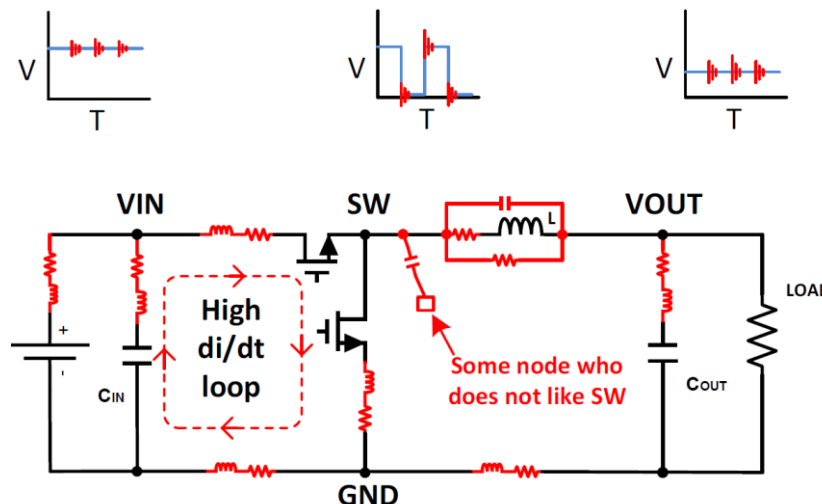


Abbildung 6: Kritische Schleife (High  $di/dt$  loop) und parasitäre Elemente (rot) des Buck-Konverters. [7]

Die kritische Schleife wird aus dem Eingangskondensator und den beiden MOSFETs gebildet. Dabei weisen der Eingangskondensator und die Verbindungsleitungen der kritischen Schleife als parasitäre Elemente sowohl jeweils einen ohmschen (ESR: Equivalent Series Resistance)

als auch einen induktiven (ESL: Equivalent Series Inductance) Anteil auf. Die Gehäuse der MOSFETs verursachen einen weiteren induktiven Anteil. Somit besitzt die kritische Schleife eine gewisse Induktivität. Der Low-Side-MOSFET stellt zudem im ausgeschalteten Zustand (off) einen Kondensator dar, wodurch die kritische Schleife auch eine gewisse Kapazität hat. Folglich kann die kritische Schleife als ein RLC-Schwingkreis, der sich zwischen Eingangskondensator und den beiden MOSFETs bildet, modelliert werden. Wird nun der High-Side-MOSFET eingeschaltet und der Low-Side-MOSFET ausgeschaltet (damit wirkt dieser als Kondensator), dann kommt es zu einer steigenden Flanke der Spannung am Switch-Node. Dadurch wird der RLC-Schwingkreis der kritischen Schleife in Resonanz versetzt. Die Resonanz erzeugt dann das Ringing (Überschwingen) in der Spannung am Switch-Node. Messungen zeigen, dass die Frequenz des Ringing (Überschwingen) mit der Resonanzfrequenz der kritischen Schleife übereinstimmt und die beiden Frequenzen folglich miteinander korrelieren. [8] [9] Da die Induktivität der kritischen Schleife die Resonanzfrequenz beeinflusst, beeinflusst die Induktivität der kritischen Schleife damit auch die Frequenz des Ringing (Überschwingen) [1]. In [5] wird gezeigt, dass das entstehende Ringing (Überschwingen) beim Einschalten vom High-Side-MOSFET und damit beim Ausschalten des Low-Side-MOSFETs (also steigende Flanke der Spannung am Switch-Node) erheblich größer ist als beim Ausschalten des High-Side-MOSFETs und damit Einschalten des Low-Side-MOSFETs (also fallende Flanke der Spannung am Switch-Node).

In Abbildung 6 ist auch gezeigt, dass die Induktivität am Ausgang eine parasitäre Kapazität besitzt. Außerdem weist das PCB-Layout eine gewisse parasitäre Kapazität auf. Diese parasitären Kapazitäten ermöglichen es, dass das Ringing (Überschwingen) in der Spannung am Switch-Node auf die Ausgangsspannung überkoppeln kann. Das Ringing (Überschwingen) in der Spannung am Switch-Node erzeugt somit das Switching-Noise (HF-Noise) in der Ausgangsspannung. [11]

Zusammenfassend kann also festgehalten werden, dass das Ringing (Überschwingen) eine Funktion aus Schaltgeschwindigkeit des High-Side-MOSFETs sowie parasitären Kapazitäten und Induktivitäten der kritischen Schleife ist [12]. Die Resonanzfrequenz der kritischen Schleife ist durch die gesamte parasitäre Induktivität der kritischen Schleife und der Kapazität des ausgeschalteten Low-Side-MOSFETs folgendermaßen festgelegt:

$$f_{res} = \frac{1}{2\pi \times \sqrt{L_{Schleife} \times C_{MOSFET}}}$$

Um das Ringing (Überschwingen) aufgrund der parasitären Resonanz in der kritischen Schleife zu reduzieren, sollte die Resonanzfrequenz so weit nach oben wie möglich verschoben werden. Dadurch wird ein Abklingen der spektralen Dichte erreicht und somit das Ringing (Überschwingen) reduziert. [8] Ursache dafür ist, dass bei einer höheren Resonanzfrequenz die gespeicherte Energie abnimmt und die Resonanz-Spitze der Spannung somit kleiner wird.

Zudem wird der Dämpfungsfaktor bei hohen Frequenzen aufgrund des Skin-Effekts vergrößert. [13] Eine Methode, um die Resonanzfrequenz zu vergrößern, ist die parasitäre Induktivität der kritischen Schleife zu minimieren. Darauf wird in Kapitel 2.2.1 *Reduktion der Induktivität der kritischen Schleife* weiter eingegangen.

Eine weitere Methode um das Ringing (Überschwingen) der Spannung am Switch-Node zu reduzieren, die aber die Effizienz des DC/DC-Buck-Konverters verkleinert, ist die Anstiegszeit der steigenden Flanke zu erhöhen. Wenn die Anstiegszeit größer ist, dann wird die Resonanzstruktur weniger stark angeregt. [9]

#### **2.1.4 Erklärung LF-Ripple (Welligkeit) und Switching-Noise (HF-Noise) in der Ausgangsspannung**

Im Folgenden wird erklärt, weshalb LF-Ripple (Welligkeit) und Switching-Noise (HF-Noise) in der Ausgangsspannung erscheinen.

##### LF-Ripple (Welligkeit) in der Ausgangsspannung:

Das LF-Ripple (Welligkeit) in der Ausgangsspannung ist durch die Schaltfrequenz des Konverters gegeben und hängt von der Induktivität und Kapazität des Ausgangsfilters ab [10]. Das LF-Ripple (Welligkeit) in der Ausgangsspannung ist letztendlich ein Ergebnis des Ripple-Stroms der Ausgangsinduktivität und der Impedanz des Ausgangskondensators [7] [11]. Folglich könnte durch Änderung der Schaltfrequenz oder der Ausgangsinduktivität bzw. des Ausgangskondensators das LF-Ripple (Welligkeit) in der Ausgangsspannung verringert werden. Hierauf wird näher in Kapitel 2.2.6 *Verringerung des LF-Ripple (Welligkeit)* eingegangen.

##### Switching-Noise (HF-Noise) in der Ausgangsspannung:

Das Switching-Noise (HF-Noise), also die Peaks (Spitzen) in der Ausgangsspannung, entsteht durch das Überkoppeln des Ringing (Überschwingen) vom Switch-Node auf den Ausgang. Das Überkoppeln des hochfrequenten Ringing (Überschwingen) ist aufgrund der parasitären Kapazität der Ausgangsinduktivität möglich. Das Ringing (Überschwingen) tritt also am Switch-Node auf und koppelt dann aufgrund der parasitären Kapazität der Ausgangsinduktivität auf den Ausgang über und erscheint dort in der Ausgangsspannung als Switching-Noise (HF-Noise). [7] [10] Je größer die parasitäre Kapazität der Ausgangsinduktivität ist, desto größer ist das Überkoppeln des Ringing (Überschwingen) vom Switch-Node auf den Ausgang und desto größer ist somit das Switching-Noise (HF-Noise) in der Ausgangsspannung. [7] Folglich ist eine Möglichkeit zur Verringerung des Switching-Noise (HF-Noise) in der Ausgangsspannung, das Überkoppeln des Ringing (Überschwingen) zu verringern. Hierauf wird näher in Kapitel 2.2.7 *Verringerung des Überkoppelns von Ringing (Überschwingen) auf Ausgang* eingegangen.

## 2.2 Möglichkeiten zur Reduktion von Noise (Rauschen)

### 2.2.1 Reduktion der Induktivität der kritischen Schleife

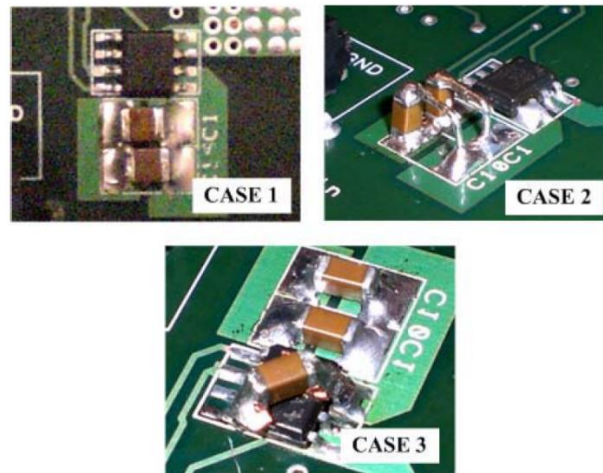
Wie im vorherigen Kapitel erläutert wurde, führt eine Vergrößerung der Resonanzfrequenz der kritischen Schleife zu einem reduzierten Ringing (Überschwingen). Folglich sollte eine große Resonanzfrequenz angestrebt werden. Die Resonanzfrequenz kann erhöht werden, indem die parasitäre Induktivität der kritischen Schleife verringert wird. Es gibt verschiedene Möglichkeiten die parasitäre Induktivität der kritischen Schleife zu verringern:

- Größe der kritischen Schleife reduzieren, indem der Eingangskondensator und die beiden MOSFETs so nah wie möglich zueinander platziert werden
- Große parasitäre Induktivität der MOSFET-Gehäuse vermeiden
- Vias innerhalb der kritischen Schleife platzieren

[6] [8]

Nach [5] und [13] ist die Platzierung einer Masse-Fläche (Ground-Fläche) so nah wie möglich zur kritischen Schleife ebenfalls hilfreich, um die parasitäre Induktivität der kritischen Schleife zu reduzieren. Dies kann zum Beispiel bei Multi-Layer-PCBs erreicht werden, indem ein Masse-Layer unterhalb der kritischen Schleife platziert wird und zwischen Masse-Layer und Layer, welches die kritische Schleife enthält, ein minimal dünnes Dielektrikum liegt.

In [1] ist eine Fallstudie zur Platzierung des Eingangskondensators und damit Beeinflussung der parasitären Induktivität in der kritischen Schleife sowie folglich des Ringing (Überschwingen) gegeben. Dabei wird ein Dual-MOSFET Chip verwendet, welcher den High-Side- und den Low-Side-MOSFET in einem Gehäuse enthält. Als Eingangskondensator werden zwei parallel geschaltete Kondensatoren verwendet.



**Abbildung 7: Fallstudie: Drei unterschiedliche Anordnungen der beiden parallel geschalteten Eingangskondensatoren. [1]**

Es werden drei verschiedene Anordnungen der Eingangskondensatoren untersucht (siehe Abbildung 7):

- Fall 1: Die zwei Eingangskondensatoren sind genau neben dem Dual-MOSFET-Chip platziert.
- Fall 2: Die Anordnung der zwei Eingangskondensatoren wurde modifiziert, um eine größere kritische Schleife im Vergleich zu Fall 1 und damit eine größere parasitäre Induktivität der kritischen Schleife zu erreichen.
- Fall 3: Ein zusätzlicher Eingangskondensator wird direkt über dem Dual-MOSFET-Chip zwischen dem Drain-Anschluss des High-Side-MOSFETs und dem Source-Anschluss des Low-Side-MOSFETs platziert. Dadurch wird die Größe der kritischen Schleife im Vergleich zu Fall 1 und damit die parasitäre Induktivität der kritischen Schleife verkleinert.

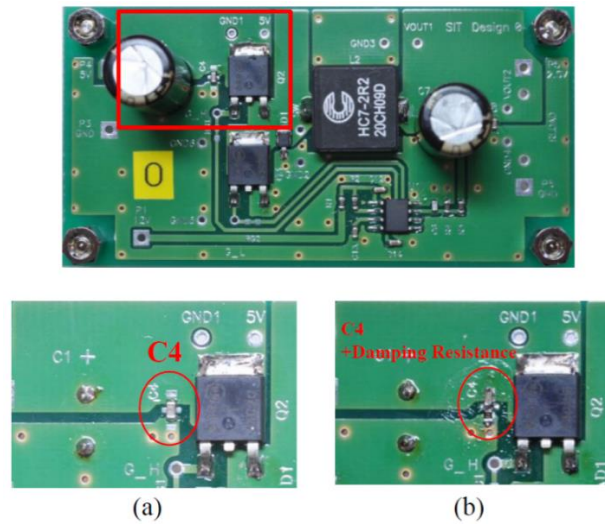
Die Messungen der Frequenz des Ringing (Überschwingen) ergaben:

- Fall 1: 160 MHz
- Fall 2: 130 MHz
- Fall 3: 190 MHz

Folglich verschiebt eine kleinere parasitäre Induktivität der kritischen Schleife (wie im Fall 3) die Resonanzfrequenz und damit die Frequenz des Ringing (Überschwingen) nach oben. [1] Wie bereits in Kapitel 2.1.3 *Kritische Schleife und Ursache für Noise (Rauschen)* erwähnt wurde, wird durch die höhere Resonanzfrequenz das Ringing (Überschwingen) reduziert [8] [13].

## 2.2.2 Verwendung eines Dämpfungswiderstands

In [2] wird ein Dämpfungswiderstand auf der Eingangsseite des DC/DC-Buck-Konverters eingesetzt, um das Ringing (Überschwingen) zu unterdrücken. In Abbildung 8 oben wird die kritische Schleife ohne dem Dämpfungswiderstand aus zwei parallelen Kondensatoren (ein Elektrolyt- und ein Keramik-Kondensator) und den beiden MOSFETs gebildet. Nun wird ein Dämpfungswiderstand in Serie zum Keramik-Kondensator eingefügt, um die Resonanz zu dämpfen (siehe Abbildung 8 b)).

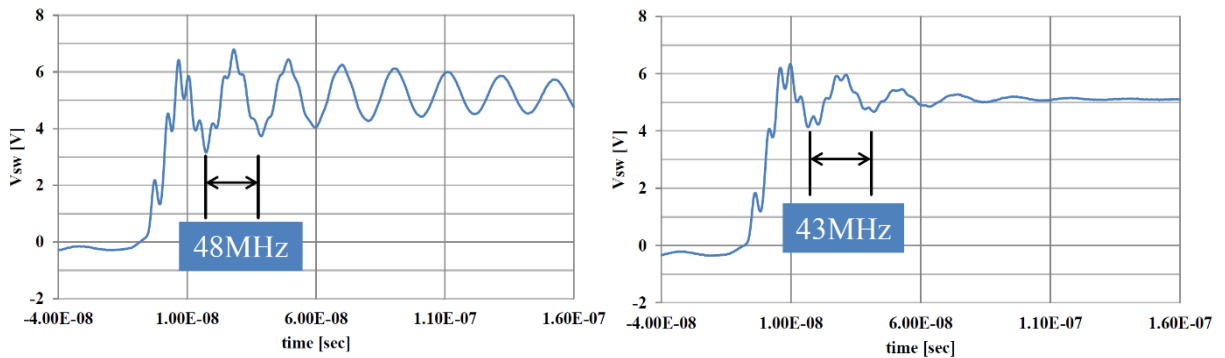


**Abbildung 8: Platzierung des Dämpfungswiderstands auf der Eingangsseite des DC/DC-Buck-Konverters. Oben ist die kritische Schleife bestehend aus den parallel geschalteten Kondensatoren (Elektrolyt und Keramik) und den beiden MOSFETs abgebildet. In a) ist der Keramik-Kondensator allein, in b) der Keramik-Kondensator mit seriell hinzugefügtem Dämpfungswiderstand gezeigt. [2]**

Der Wert des Dämpfungswiderstands berechnet sich nach:

$$R = 2 \times \sqrt{\frac{L}{C}}$$

Dabei stellt L die parasitäre Induktivität der kritischen Schleife und C die Kapazität des Keramik-Kondensators dar. In [2] ergibt sich hier für  $L = 3,14 \text{ nH}$  und  $C = 0,1 \text{ }\mu\text{F}$  ein Dämpfungswiderstand von  $R = 0,35 \text{ }\Omega$ , wobei sich der Dämpfungswiderstand aus dem Wert des eigentlichen Dämpfungswiderstands und des ESR des Keramik-Kondensators zusammensetzt. Deshalb wird in [2] für den zusätzlich hinzugefügten Dämpfungswiderstand lediglich ein Wert von  $R_{\text{Dämpfung}} = 0,33 \text{ }\Omega$  gewählt.



**Abbildung 9: Gemessener Spannungsverlauf am Switch-Node ohne Dämpfungswiderstand (links) und mit Dämpfungswiderstand (rechts). [2]**

In Abbildung 9 sind die Messungen der Spannungsverläufe am Switch-Node ohne (links) und mit (rechts) Dämpfungswiderstand gezeigt. Für die Messungen wurde eine Eingangsspannung von 5 V und eine Ausgangsspannung von 2,5 V gewählt. Für die Frequenz des Ringing (Überschwingen) ergab sich:

- Ohne Dämpfungswiderstand: 48 MHz
- Mit Dämpfungswiderstand: 43 MHz

Der Dämpfungswiderstand führt folglich zu einer geringeren Frequenz des Ringing (Überschwingen). Zudem zeigt sich aus den Kurvenverläufen, dass das Ringing (Überschwingen) bei Verwendung eines Dämpfungswiderstands früher bzw. stärker abflacht. Der Dämpfungswiderstand verursacht folglich eine Dämpfung der Resonanz und damit des Ringing (Überschwingen). [2]

Neben dem Nutzen des Dämpfungswiderstands, also die Dämpfung des Ringing (Überschwingen), muss berücksichtigt werden, dass der zusätzliche ohmsche Widerstand Verluste verursacht, welche die Effizienz des Konverters verringert.

### 2.2.3 Verwendung einer Snubber-Schaltung

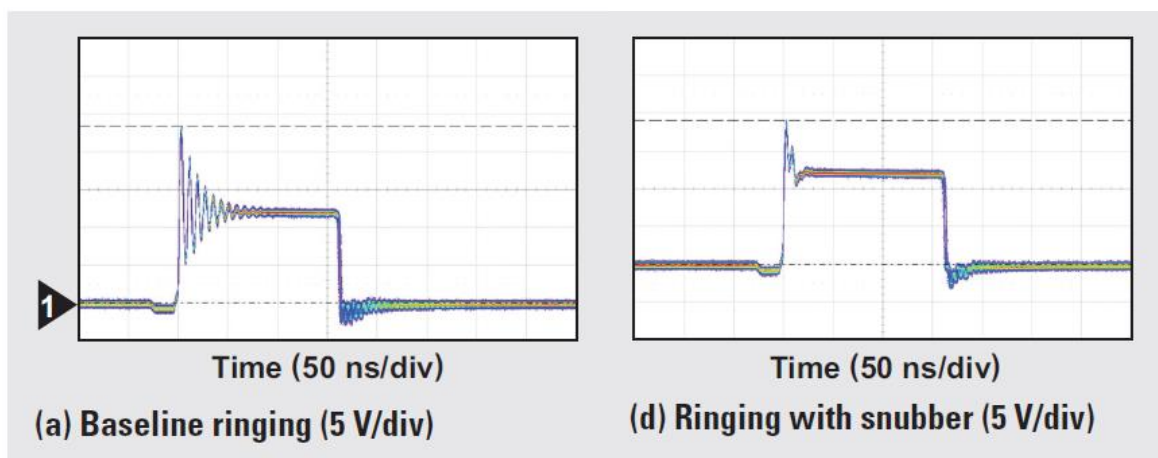
Im Folgenden werden zwei verschiedene Snubber-Schaltungen erläutert mit denen das Noise (Rauschen) eines DC/DC-Buck-Konverters verringert werden kann. Es handelt sich dabei jeweils um passive Filtermethoden.

#### RC-Snubber:

Ein RC-Snubber wird dazu verwendet, um die parasitäre Resonanz in der kritischen Schleife zu dämpfen. Dazu absorbiert der RC-Snubber die Energie, welche in den parasitären Elementen der MOSFETs und des PCBs gespeichert ist. Dadurch wird das Ringing (Überschwingen) in der Spannung am Switch-Node gedämpft. Der RC-Snubber ist ein RC-Glied (Widerstand R und Kondensator C seriell miteinander verbunden), welches parallel zum Low-Side-MOSFET geschaltet wird. [9] [10] Dadurch wird der Switch-Node durch diese zwei passiven

Komponenten mit Masse (Ground) verbunden [10] [12]. Die Höhe der Dämpfung hängt vom Kapazitätswert des hinzugefügten Kondensators ab. Je größer die Kapazität des RC-Snubbers, desto stärker ist die Dämpfung, aber desto größer ist auch die entstehende Verlustleistung. [10] In [12] wird gezeigt, dass durch den RC-Snubber sowohl die maximale Amplitude des Ringing (Überschwingen), als auch die Frequenz des Ringing (Überschwingen) und die Anzahl der Zyklen des Ringing (Überschwingen) reduziert werden können (siehe Abbildung 10). Die in Abbildung 10 durchgeführten Messungen der Spannung am Switch-Node wurden bei einer Eingangsspannung von 12 V durchgeführt. In Abbildung 10 links ist die gemessene Spannung am Switch-Node ohne RC-Snubber, in Abbildung 10 rechts mit RC-Snubber gezeigt. Für die maximale Amplitude der Spannung am Switch-Node aufgrund des Ringing (Überschwingen) wurde dann gemessen:

- Ohne RC-Snubber: 23,4 V
- Mit RC-Snubber: 19,1 V



**Abbildung 10:** Kurvenverlauf der Spannung am Switch-Node: ohne (links) und mit (rechts) Verwendung eines RC-Snubbers. Die Eingangsspannung beträgt bei beiden Messungen 12 V. [12]

Die Verwendung eines RC-Snubbers führt also zur Reduzierung des Ringing (Überschwingen). [12] In [10] wurde festgestellt, dass der RC-Snubber den Anfangspeak des Ringing (Überschwingen) nicht so stark reduziert wie er die gesamte Menge des Ringing (Überschwingen) reduziert. Dies lässt sich auch in Abbildung 10 erkennen.

Ein Problem des RC-Snubbers stellt dessen Dimensionierung dar. Durch die parasitäre Induktivität des RC-Snubbers ist die Bestimmung der optimalen Werte von R und C schwierig. Eine experimentelle Iteration ist hierfür notwendig. [9] Zudem reduziert die parasitäre Induktivität des RC-Snubbers die Effektivität des RC-Snubbers [8].

#### RL-Snubber:

Wie in Abbildung 11 gezeigt ist, besteht der RL-Snubber aus einem Widerstand R und einer Induktivität L, die parallel zueinander geschaltet sind. Der RL-Snubber wird in Serie in die

kritische Schleife eingefügt, wodurch zusätzliche Verluste in der kritischen Schleife entstehen und somit die parasitäre RLC-Resonanz der kritischen Schleife gedämpft wird. [8] Dadurch dämpft der RL-Snubber das Ringing (Überschwingen) in der Spannung am Switch-Node. Der RL-Snubber muss aber nicht, wie in Abbildung 11 dargestellt, vor dem High-Side-MOSFET platziert werden. Der RL-Snubber kann auch entweder zwischen der Source des High-Side-MOSFETs und dem Switch-Node oder zwischen dem Switch-Node und der Drain des Low-Side-MOSFETs platziert werden. [9]

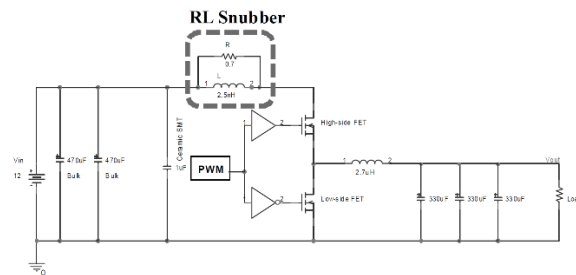


Abbildung 11: Implementierung eines RL-Snubbers auf der Eingangsseite des DC/DC-Buck-Konverters. [9]

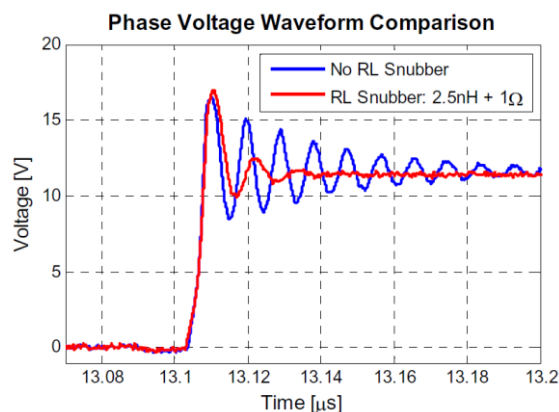


Abbildung 12: Spannung am Switch-Node: Gemessene Spannung ohne (blau) und mit (rot) RL-Snubber. Die Eingangsspannung beträgt bei beiden Messungen 12 V. [8]

In Abbildung 12 sind die Messungen der Spannung am Switch-Node ohne (blau) und mit (rot) RL-Snubber gezeigt. Für die Messungen wurde in [8] eine Eingangsspannung von 12 V gewählt. Man erkennt insgesamt eine Dämpfung des Ringing (Überschwingen), jedoch bleibt die maximale Amplitude der Spannung des Ringing (Überschwingen) unverändert. Die Dämpfung des Ringing (Überschwingen) weist darauf hin, dass die Resonanz der kritischen Schleife gedämpft wurde. [8]

Ein Vorteil des RL-Snubbers gegenüber dem RC-Snubber liegt in der einfacheren Dimensionierung von R und L. Wie in [8] gezeigt wird, können R und L des RL-Snubbers basierend auf der Resonanzfrequenz der kritischen Schleife bestimmt werden. Dies soll beispielhaft anhand

eines DC/DC-Buck-Konverters gezeigt werden, dessen kritische Schleife eine parasitäre Resonanzfrequenz von 120 MHz aufweist:

Der RL-Snubber sollte so dimensioniert werden, dass dieser bei 120 MHz verlustbehaftet ist. Die „natürlichen“ Verluste in der kritischen Schleife liegen im Bereich einiger Hundert m $\Omega$ . Folglich kann ein Hinzufügen eines Widerstands  $R = 1 \Omega$  bereits eine Dämpfung des Ringing (Überschwingen) von 6-10 dB verursachen. Deshalb wird  $R = 1 \Omega$  festgelegt. Der Wert für die Induktivität des RL-Snubbers wird nun so gewählt, dass die Eckfrequenz des RL-Snubbers unterhalb der 120 MHz liegt (z.B. 60 MHz). Dies wird z.B. durch eine Induktivität von  $L = 2,5$  nH erreicht. [8]

Ein weiterer Vorteil des RL-Snubbers neben seinem geringeren Einfluss auf die Effizienz ist, dass die Induktivität des RL-Snubbers nicht nur durch ein diskretes Bauteil realisierbar ist, sondern auch unter Verwendung einer Leitung auf dem PCB und der damit verbundenen Leitungsinduktivität implementiert werden kann. Zudem ist es auch möglich den RL-Snubber innerhalb des MOSFET-Gehäuses zu integrieren, indem die parasitäre Induktivität des MOSFET-Gehäuses ausgenutzt und zusätzlich ein Widerstand als diskretes Bauteil hinzugefügt wird. [9]

#### **2.2.4 Ein- und Ausgangsfilterung**

Im Folgenden wird auf zusätzliche Ein- bzw. Ausgangsfilterung beim DC/DC-Buck-Konverter zur Reduktion des Noise (Rauschen) eingegangen.

##### Eingangsfilterung:

Nach [3] kann das Noise (Rauschen) durch Platzierung einer großen Impedanz in Serie und einer kleinen Impedanz parallel zum Eingang des DC/DC-Buck-Konverters reduziert werden. Dies kann, wie in Abbildung 13 b) dargestellt, durch ein passives LC-Filter am Eingang erreicht werden. Falls ein LC-Filter nicht die nötige Reduktion erreicht, kann ein Multi-Stage-LC-Filter (mehrere parallele LC-Filter) verwendet werden, wodurch aber der Platzbedarf ansteigt. [3] Wie in Abbildung 13 a) ebenfalls gezeigt ist, bietet ein aktives Filter auf der Eingangsseite eine weitere Möglichkeit zur Reduktion von Noise (Rauschen). Ein aktives Filter ist wesentlich aufwändiger zu implementieren als ein passives Filter und besteht u.a. aus sensorischen Komponenten, Operationsverstärker und Injektor. Nähere Informationen zum aktiven Filter sind [3] zu entnehmen.

Abbildung 13 b) zeigt eine Realisierungsmöglichkeit eines passiven Eingangsfilters. Nach [14] ist eine Eingangsfilterung, wie in Abbildung 13 b) dargestellt, die effektivste Methode zur Reduktion von Noise (Rauschen) bei einem DC/DC-Buck-Konverter.

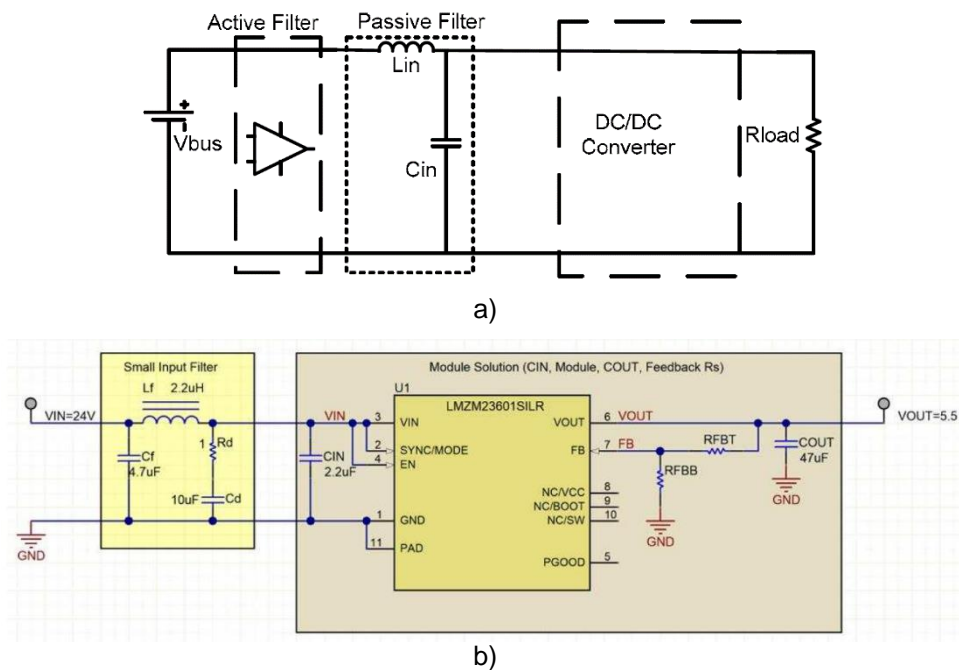


Abbildung 13: Realisierungsmöglichkeiten von Eingangsfiltrung. [3] [14]

#### Ausgangsfiltrung:

In Abbildung 14 ist ein Second-Stage-LC-Filter auf der Ausgangsseite des DC/DC-Buck-Konverters gezeigt. Das Second-Stage-LC-Filter dient zur Reduktion des Noise (Rauschen) in der Ausgangsspannung des Buck-Konverters und kann sowohl LF-Ripple (Welligkeit) als auch Switching-Noise (HF-Noise) in der Ausgangsspannung reduzieren. Jedoch resultiert durch die Platzierung des Second-Stage-LC-Filters im Ausgangspfad des DC/DC-Buck-Konverters ein Spannungsabfall über der Induktivität des Second-Stage-LC-Filters aufgrund des parasitären Gleichstromwiderstands (DCR: Direct Current Resistance) der Induktivität und des Laststroms. Falls dies in der Regelung des DC/DC-Buck-Konverters nicht berücksichtigt wird, könnte die Ausgangsspannung folglich bei hohen Lastströmen unter den zu erwarteten Wert abfallen. [11]

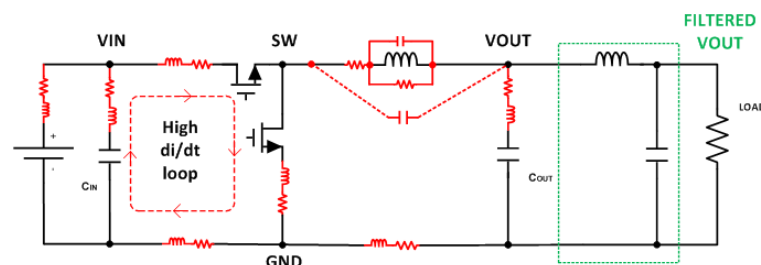
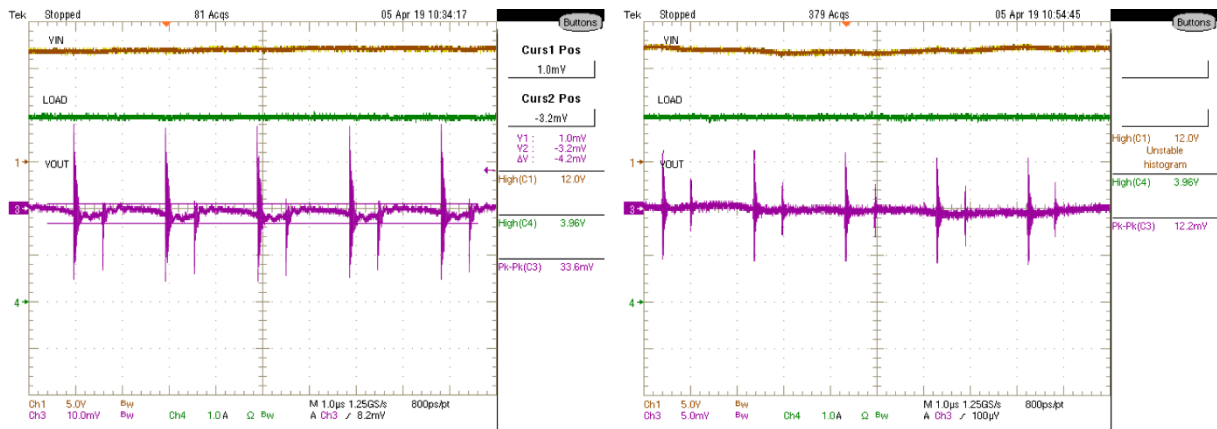


Abbildung 14: Second-Stage-LC-Filter auf Ausgangsseite des DC/DC-Buck-Konverters. [11]

Bei Second-Stage-LC-Filtern muss die Eigenresonanzfrequenz der Induktivität berücksichtigt werden. Ab der Eigenresonanzfrequenz verhält sich die Induktivität nicht mehr wie eine Induktivität, sondern zeigt kapazitives Verhalten. Die Induktivität hat folglich für Frequenzen

oberhalb der Eigenresonanzfrequenz eine geringere Filterfähigkeit und hochfrequentes Noise (Rauschen) könnte so in der Lage sein, durch das Filter zu gelangen. Deshalb gilt, dass je größer die Eigenresonanzfrequenz der Induktivität ist, desto besser filtert die Induktivität hochfrequentes Noise (Rauschen). [11]



**Abbildung 15: Ausgangsspannung des DC/DC-Buck-Konverters: ohne (links) und mit (rechts) Verwendung eines Second-Stage-LC-Filters. [11]**

In [11] wurde Wirkung eines Second-Stage-LC-Filters auf die Ausgangsspannung des DC/DC-Buck-Konverters (LMZM33606) untersucht. In Abbildung 15 ist die Ausgangsspannung (lila) ohne (links) und mit (rechts) Verwendung des Second-Stage-LC-Filters gezeigt. Der Second-Stage-LC-Filter besteht dabei aus einer Induktivität von  $1 \mu\text{H}$  und einer Kapazität von  $300 \mu\text{F}$ . Die Eingangsspannung beträgt  $12 \text{ V}$ , die Ausgangsspannung  $3,3 \text{ V}$ , der Ausgangsstrom  $4 \text{ A}$ . Der DC/DC-Buck-Konverter ohne Second-Stage-LC-Filter weist ein Switching-Noise (HF-Noise) von  $33,6 \text{ mV}$  auf. Die Verwendung des Second-Stage-LC-Filters reduziert das Switching-Noise (HF-Noise) auf  $12,2 \text{ mV}$ . Wie in Abbildung 15 erkennbar ist, wurde durch den Second-Stage-LC-Filter auch das LF-Ripple (Welligkeit) signifikant reduziert. [11]

## 2.2.5 Layout-Optimierung

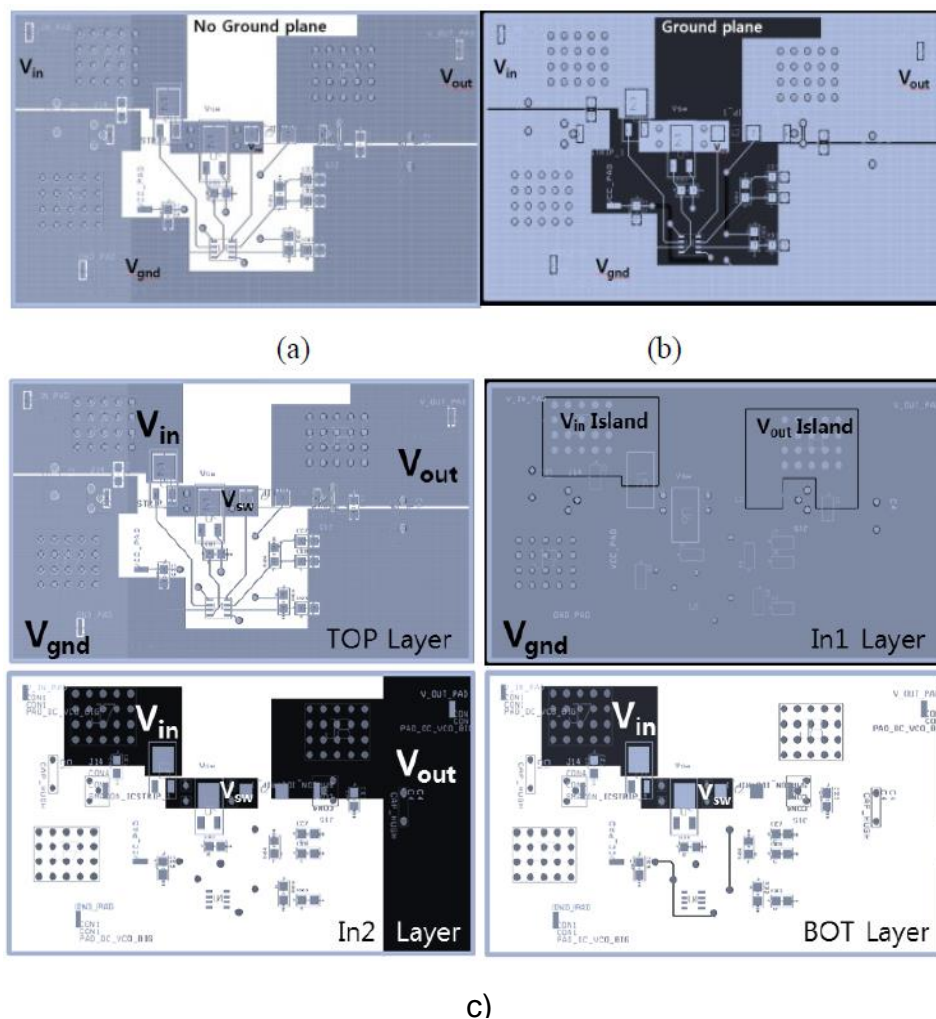
In den vorhergehenden Kapiteln wurden bereits verschiedene Möglichkeiten (Snubber-Schaltung, Eingangs-/Ausgangsfilerung, etc.) zur Reduktion des Noise (Rauschen) vorgeschlagen. Diese Methoden benötigen zusätzliche Komponenten und verursachen dadurch Kosten sowie erhöhten Platzbedarf. Um Noise (Rauschen) ohne Verwendung von zusätzlichen Komponenten zu verringern, sollte das PCB-Layout optimiert werden. Das PCB-Layout kann starken Einfluss auf das Noise (Rauschen) haben. [5] In Kapitel 2.2.1 *Reduktion der Induktivität der kritischen Schleife* wurden bereits PCB-Layout-Optimierungen zur Reduktion des Noise (Rauschen) vorgeschlagen: kritische Schleife minimieren durch geeignete Platzierung des Eingangskondensators und der beiden MOSFETs, Vias innerhalb der kritischen Schleife platzieren, Masse-Fläche (Ground-Fläche) unterhalb der kritischen Schleife anordnen. Im Folgenden wird auf weitere Optimierungsmöglichkeiten des PCB-Layouts zur Verringerung des Noise (Rauschen) eingegangen.

### Dimensionierung der Signalleitungen:

DC/DC-Wandler enthalten hochfrequente Signale. Die Länge und Breite einer Signalleitung hat einen Einfluss auf deren Widerstand und Induktivität. Die Länge einer Signalleitung ist direkt proportional zur Größe der Induktivität und des Widerstands der Leitung. Die Breite einer Signalleitung ist umgekehrt proportional zur Größe der Induktivität und des Widerstands der Leitung. [15] Nach [15] sollten deshalb alle Leitungen, die hochfrequente Signale tragen, so kurz und breit wie möglich ausgeführt werden.

### Multi-Layer-PCB:

Anstatt nur eine Masse-Fläche (Ground-Fläche) unterhalb der kritischen Schleife zu platzieren, kann auch ein Multi-Layer-PCB verwendet werden. Multi-Layer-PCBs bieten mehr Designmöglichkeiten zur Verringerung des Noise (Rauschen) als Zwei-Layer-PCBs. [5] In [16] ist eine Fallstudie zu einem Vier-Layer-PCB gezeigt.



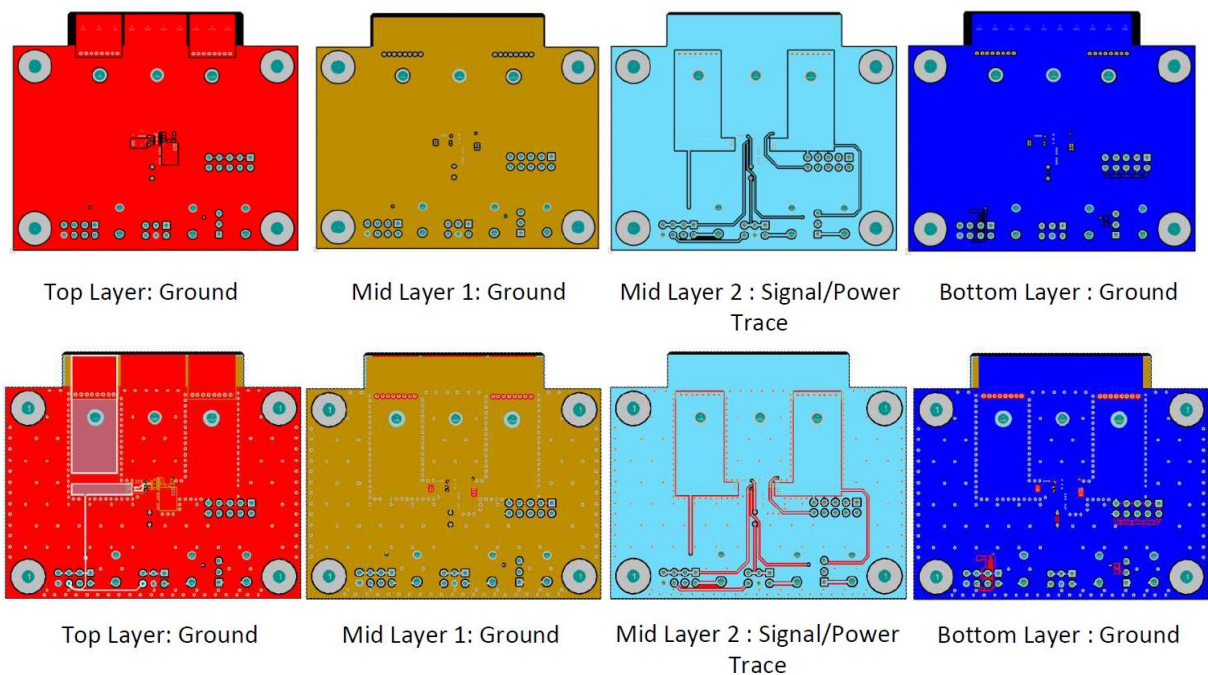
**Abbildung 16: Multi-Layer-PCB: a) Fall 1 (Zwei-Layer-PCB ohne Masse-Fläche unterhalb Switch-Node), b) Fall 2 (Zwei-Layer-PCB mit Masse-Fläche unterhalb Switch-Node), c) Fall 3 (Vier-Layer-PCB mit Masse-Fläche unterhalb Switch-Node). [16]**

In Abbildung 16 sind die unterschiedlichen Ausführungen des PCBs für die Fallstudie aufgezeigt. Fall 1 ist ein Zwei-Layer-PCB ohne Masse-Fläche (Ground-Fläche) unterhalb des Switch-Node und dient als Referenz. Fall 2 ist ein Zwei-Layer-PCB mit einer Masse-Fläche (Ground-Fläche) unterhalb des Switch-Node. Fall 3 ist ein Vier-Layer-PCB: Layer 1 beinhaltet Flächen für Eingangsspannung, Ausgangsspannung, Masse und Switch-Node. Layer 2 beinhaltet Inseln für Eingangsspannung und Ausgangsspannung sowie eine Masse-Fläche (Ground-Fläche). Die Messungen zeigen, dass bei Fall 2 und Fall 3, welche eine Masse-Fläche (Ground-Fläche) unterhalb des Switch-Node beinhalten, das Noise (Rauschen) gegenüber Fall 1 verringert ist. [16]

In [5] ist eine weitere Fallstudie mit einem Vier-Layer-PCB zur Reduktion des Noise (Rauschen) gezeigt. Dabei werden verschiedene Layouts für die Masse-Fläche (Ground-Fläche) und den Switch-Node untersucht.

#### Vias:

In [14] werden verschiedene Möglichkeiten zur Platzierung von Vias auf dem PCB vorgeschlagen, um das Noise (Rauschen) zu verringern.



**Abbildung 17: Platzierung von Vias zur Reduktion von Noise (Rauschen): Vier-Layer-PCB ohne Vias (oben), Vier-Layer-PCB mit Vias (unten). [14]**

Abbildung 17 unten zeigt ein Vier-Layer-PCB mit Vias zur Reduktion von Noise (Rauschen). Eine Reduktion des Noise (Rauschen) kann erreicht werden durch:

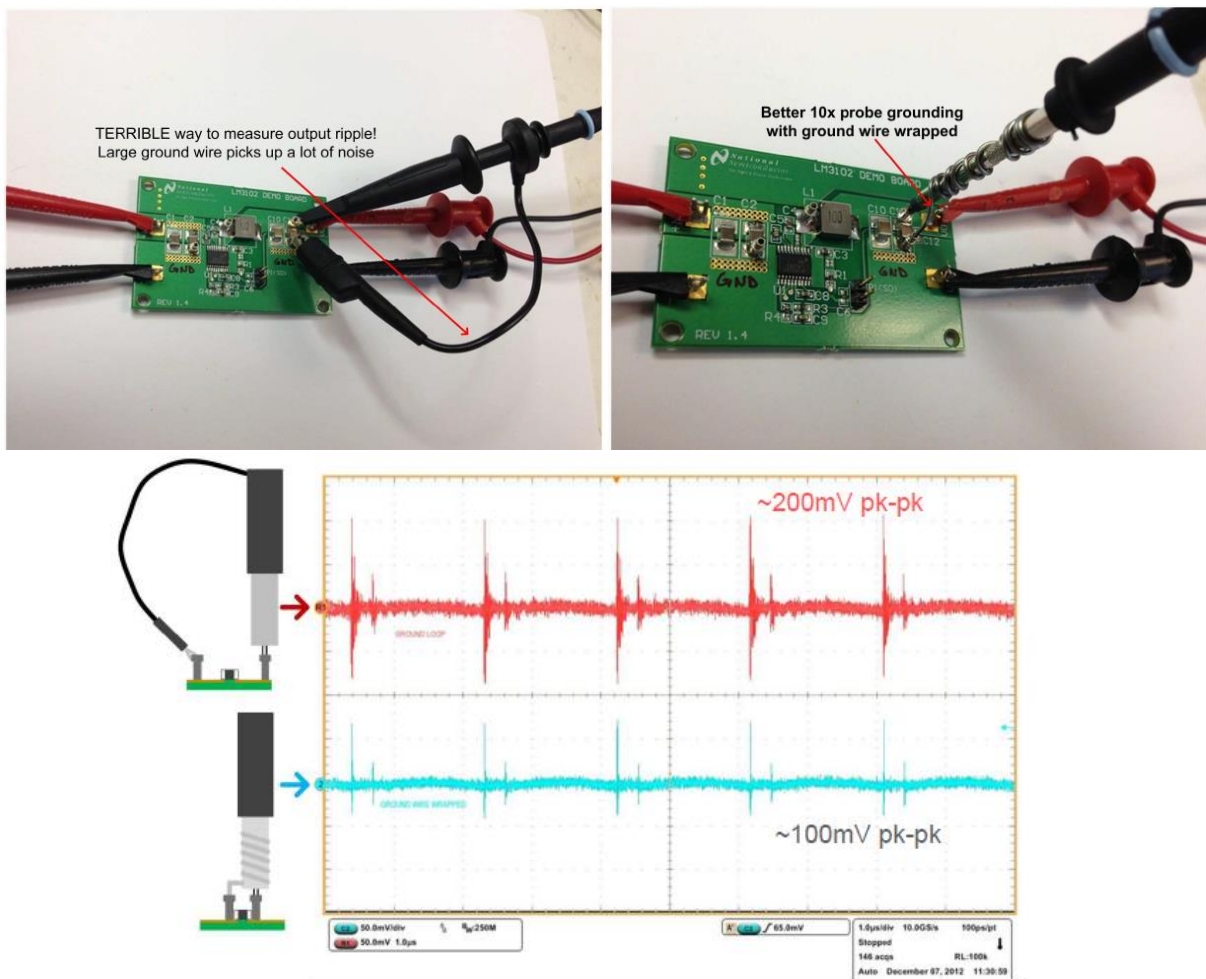
- Vias mit gleichem Abstand über das PCB verteilen
- Vias um Eingangs- und Ausgangsleitungen herum platzieren

- Vias am Umfang des PCBs platzieren

[14]

### Messtechnik:

Durch eine ungeeignete Messtechnik kann sich fälschlicherweise zusätzliches Noise (Rauschen) im gemessenen Signal ergeben. In [7] wird dies anhand zwei unterschiedlicher Messaufbauten veranschaulicht.



**Abbildung 18: Entstehung von Noise (Rauschen) durch ungeeignete Messtechnik: lange Masse-Leitung des Messaufbaus verursacht zusätzliches Noise (Rauschen) (oben links), verbesserter Messaufbau reduziert Noise (Rauschen) (oben rechts), Vergleich der gemessenen Signale bei ungeeignetem Messaufbau (rot) und verbessertem Messaufbau (blau) (unten). [7]**

In Abbildung 18 sind die beiden unterschiedlichen Messaufbauten und die daraus resultierenden, gemessenen Signale gezeigt. Eine lange Masse-Leitung des Messaufbaus (Abbildung 18 oben links) verursacht fälschlicherweise zusätzliches Switching-Noise (HF-Noise) (Abbildung 18, roter Kurvenverlauf). Durch eine gewickelte Masse-Leitung (Abbildung 18 oben rechts) kann dieses „falsche“ Switching-Noise (HF-Noise) vermieden werden (Abbildung 18, blauer Kurvenverlauf).

In [10] werden ähnliche Erkenntnisse aufgeführt. Für die Messung der Spannung am Switch-Node oder der Ausgangsspannung des DC/DC-Buck-Konverters ist es nachteilig, wenn eine Alligator-Klemme für die Masse-Verbindung zum Oszilloskop verwendet wird. Besser ist die Tip-and-Barrel-Technik wie in Abbildung 18 bzw. in [7] gezeigt. Am besten ist nach [10] die Verwendung einer Koaxial-Verbindung vom Messpunkt am DC/DC-Buck-Konverter zum Oszilloskop. Diese Koaxial-Verbindung kann mittels BNC-Steckverbinder (Bayonet Neill Concelman) erfolgen. [10]

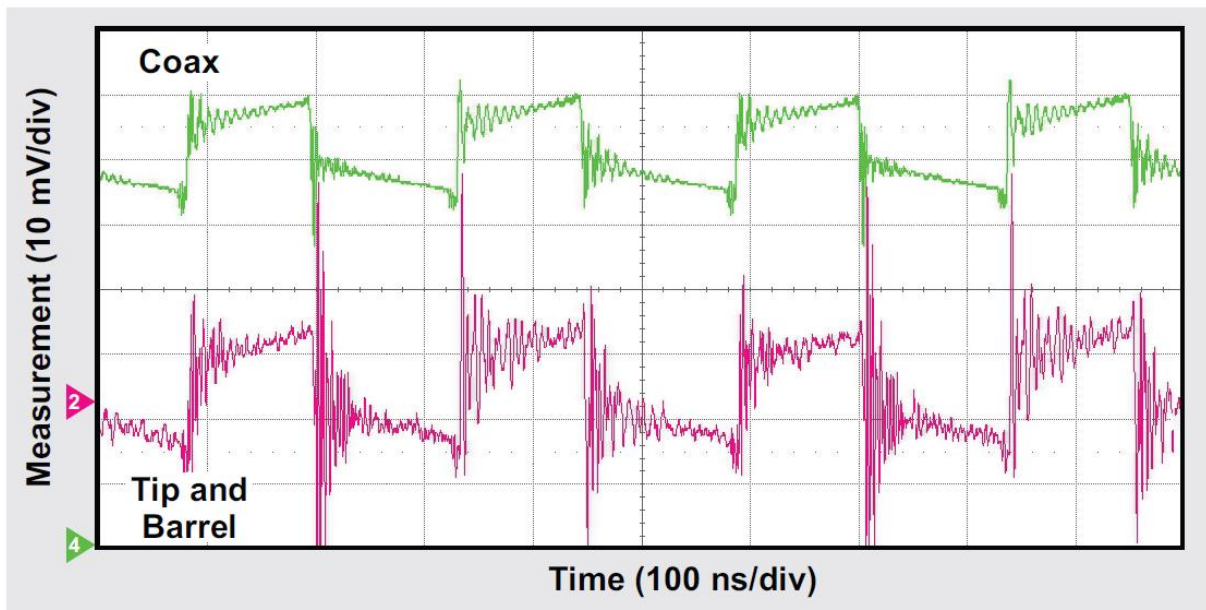


Abbildung 19: Vergleich von Koaxial-Messverbindung und Tip-and-Barrel-Messverbindung: Gemessene Spannung mit Koaxial-Messverbindung (grün) und Tip-and-Barrel-Messverbindung (pink). [10]

Abbildung 19 zeigt die gemessenen Spannungen bei Verwendung einer Koaxial-Messverbindung (grün) und bei Verwendung einer Tip-and-Barrel-Messverbindung (pink). Durch die Koaxial-Messverbindung wird das „falsche“ Noise (Rauschen) reduziert.

### 2.2.6 Verringerung des LF-Ripple (Welligkeit)

Wie in Kapitel 2.1.4 *Erklärung LF-Ripple (Welligkeit) und Switching-Noise (HF-Noise) in der Ausgangsspannung* bereits erwähnt wurde, resultiert das LF-Ripple (Welligkeit) in der Ausgangsspannung aus dem Ripple-Strom der Ausgangsinduktivität (und damit auch aus der Schaltfrequenz) und der Impedanz des Ausgangskondensators. Folglich kann durch Änderung der Schaltfrequenz oder der Ausgangsinduktivität bzw. des Ausgangskondensators das LF-Ripple (Welligkeit) in der Ausgangsspannung verringert werden. Im Folgenden werden verschiedene Möglichkeiten zur Verringerung des LF-Ripple (Welligkeit) erläutert.

1) Ripple-Strom der Ausgangsinduktivität verkleinern:

- Bei gleicher Ausgangsinduktivität die Schaltfrequenz erhöhen. Dies führt aber zu erhöhten Schaltverlusten.

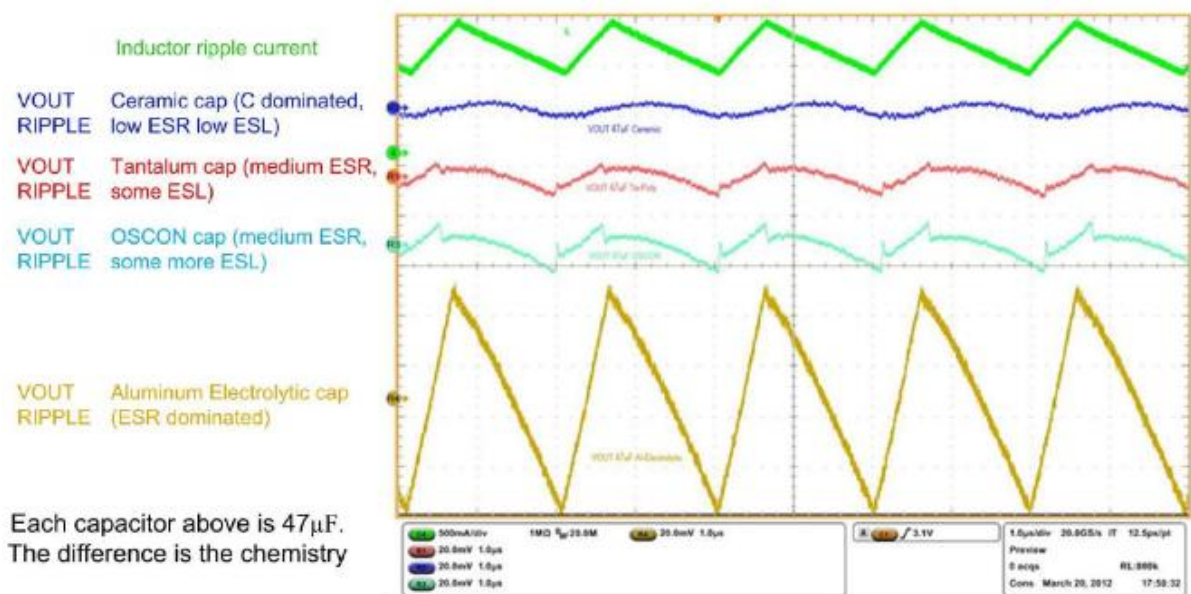
- Bei gleicher Schaltfrequenz die Ausgangsinduktivität vergrößern. Hierfür ist aber ein größeres Bauteil und damit mehr Bauraum nötig.

## 2) Verkleinern der Impedanz des Ausgangskondensators:

- Kondensator mit geringerem ESR und ESL verwenden. Ein solcher Kondensator führt aber zu höheren Kosten.
- Mehrere Kondensatoren parallelschalten. Dies führt aber zu erhöhten Kosten und erhöhtem Platzbedarf.

[7] [11] Eine weitere Möglichkeit zur Reduzierung des LF-Ripple (Welligkeit) in der Ausgangsspannung bietet ein Second-Stage-LC-Filter wie in Kapitel 2.2.4 *Ein- und Ausgangsfilterung* beschrieben [7].

In [7] ist eine Fallstudie gegeben, welche die Wirkung von unterschiedlichen Ausgangskondensatoren auf das LF-Ripple (Welligkeit) in der Ausgangsspannung aufzeigt.



**Abbildung 20:** LF-Ripple (Welligkeit) in der Ausgangsspannung bei unterschiedlichen Ausgangskondensatoren: Ripple-Strom der Ausgangsinduktivität (grün), Ausgangsspannung bei Verwendung eines Keramik-Ausgangskondensators (blau), Ausgangsspannung bei Verwendung eines Tantal-Elektrolyt-Ausgangskondensators (rot), Ausgangsspannung bei Verwendung eines OSCON-Ausgangskondensators (türkis), Ausgangsspannung bei Verwendung eines Aluminium-Elektrolyt-Ausgangskondensators (gold). Skala der Ausgangsspannungen jeweils 20 mV/div. [7]

Aus Abbildung 20 kann das Ergebnis der Fallstudie abgeleitet werden. Für die Fallstudie wurden folgende Kondensatorarten mit jeweils 47  $\mu$ F als Ausgangskondensator eingesetzt:

- Blau: Keramik-Kondensator mit geringem ESR und geringem ESL
- Rot: Tantal-Elektrolyt-Kondensator mit mittlerem ESR und im Vergleich zum Keramik-Kondensator größerem ESL

- Türkis: Aluminium-Polymer-Feststoffkondensator (OSCON-Kondensator) mit mittlerem ESR und im Vergleich zum Tantal-Elektrolyt-Kondensator größerem ESL
- Gold: Aluminium-Elektrolyt-Kondensator mit dominierendem ESR

Die Fallstudie zeigt, dass bei Verwendung eines Keramik-Ausgangskondensators mit geringem ESR und geringem ESL das LF-Ripple (Welligkeit) in der Ausgangsspannung deutlich kleiner ist als bei Verwendung eines Aluminium-Elektrolyt-Kondensators mit dominierendem ESR.

### 2.2.7 Verringerung des Überkoppeln von Ringing (Überschwingen) auf Ausgang

Wie in Kapitel 2.1.4 *Erklärung LF-Ripple (Welligkeit) und Switching-Noise (HF-Noise) in der Ausgangsspannung* bereits erwähnt wurde, entsteht das Switching-Noise (HF-Noise) in der Ausgangsspannung durch das Überkoppeln des Ringing (Überschwingen) vom Switch-Node auf den Ausgang. Dieses Überkoppeln wird durch die parasitäre Kapazität der Ausgangsinduktivität ermöglicht. Die parasitäre Kapazität der Ausgangsinduktivität ist in Abbildung 6 gezeigt. Je größer die parasitäre Kapazität der Ausgangsinduktivität ist, desto größer ist das Überkoppeln des Ringing (Überschwingen) vom Switch-Node auf den Ausgang und desto größer ist somit das Switching-Noise (HF-Noise) in der Ausgangsspannung. [7] Folglich ist eine Möglichkeit zur Verringerung des Switching-Noise (HF-Noise) in der Ausgangsspannung, das Überkoppeln des Ringing (Überschwingen) zu verringern. Dies kann durch eine geringere parasitäre Kapazität der Ausgangsinduktivität erreicht werden. Nach [10] sollte eine Ausgangsinduktivität mit einer großen Eigenresonanzfrequenz gewählt werden, wodurch die parasitäre Kapazität der Ausgangsinduktivität bei der Frequenz des Ringing (Überschwingen) verringert wird. Durch die Erhöhung der Eigenresonanzfrequenz bzw. Verringerung der parasitären Kapazität der Ausgangsinduktivität wird folglich das Überkoppeln und damit das Switching-Noise (HF-Noise) in der Ausgangsspannung verringert. Ein Trade-off ist dabei ein größerer Platzbedarf aufgrund einer größeren Baugröße der Ausgangsinduktivität. [10]

### 2.2.8 Verwendung eines Boot-Widerstands

In [10] und [12] wird die Verwendung eines Boot-Widerstands zur Reduzierung des Ringing (Überschwingen) in der Spannung am Switch-Node erläutert. Wie in Abbildung 21 gezeigt ist, wird der Boot-Widerstand in Serie zum Boot-Kondensator platziert. Der Boot-Kondensator wird von einer Ladungspumpe verwendet, um die Versorgungsspannung des High-Side-Gates über die Versorgungsspannung zu erhöhen [12]. Der Boot-Widerstand verlangsamt die Turn-on-Zeit des High-Side-MOSFETs, indem der Gate-Ladestrom „behindert“ wird. Dadurch ist mehr Zeit vorhanden, um das parasitäre Netzwerk zu entladen, wodurch die Amplitude des Anfangspeak des Ringing (Überschwingen) am Switch-Node reduziert wird. [10] [12]

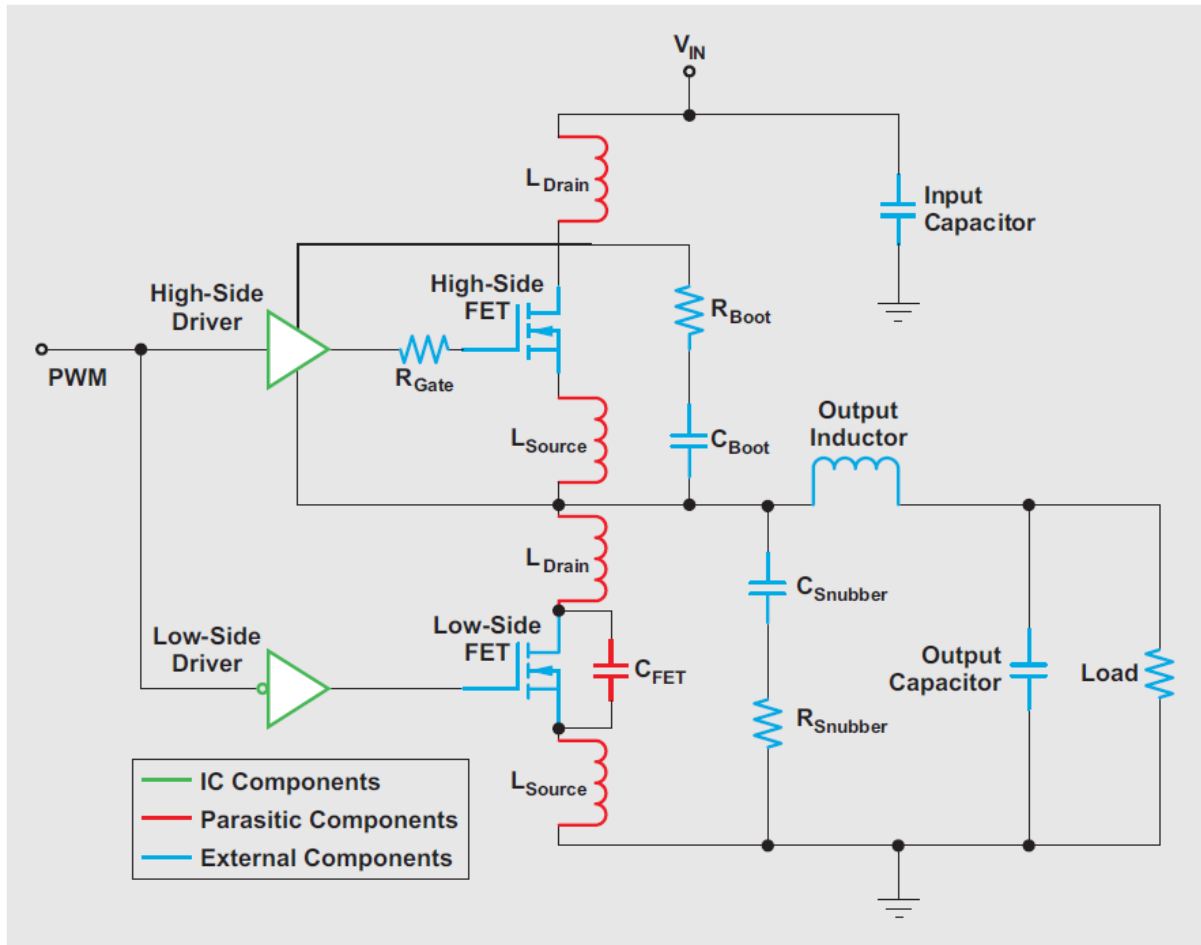
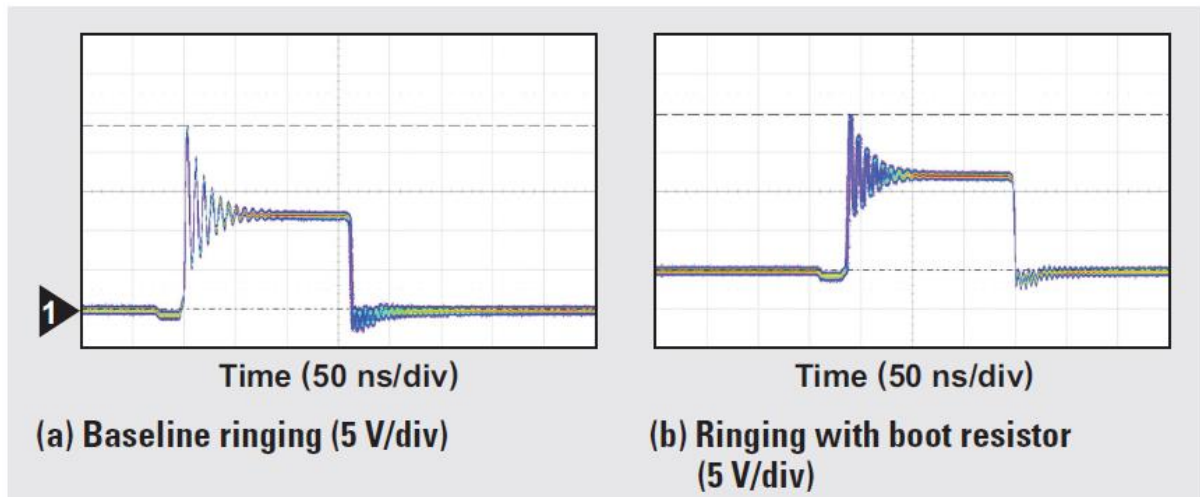


Abbildung 21: Weitere Beschaltungsmöglichkeiten zur Verringerung von Ringing (Überschwingen): Verwendung eines Boot-Widerstands  $R_{Boot}$  bzw. Gate-Widerstands  $R_{Gate}$ . [12]

Die Größe des Boot-Widerstands ist proportional zur Reduktion des Ringing (Überschwingen) [10]. Ist der Boot-Widerstand aber zu groß, dann wird der Boot-Kondensator nicht vollständig geladen. In diesem Fall verfügt der Gate-Treiber über keine ausreichende Spannung, um den High-Side-MOSFET eingeschaltet (on) zu halten und folglich könnte der High-Side-MOSFET während des Zyklus ausgeschaltet (off) werden. [12] Ein zu großer Boot-Widerstand kann also die Funktionalität des DC/DC-Buck-Konverters negativ beeinflussen [10].



**Abbildung 22: Spannungverlauf am Switch-Node bei Verwendung eines Boot-Widerstands: Spannungverlauf ohne Boot-Widerstand (links) und mit Boot-Widerstand (rechts). [12]**

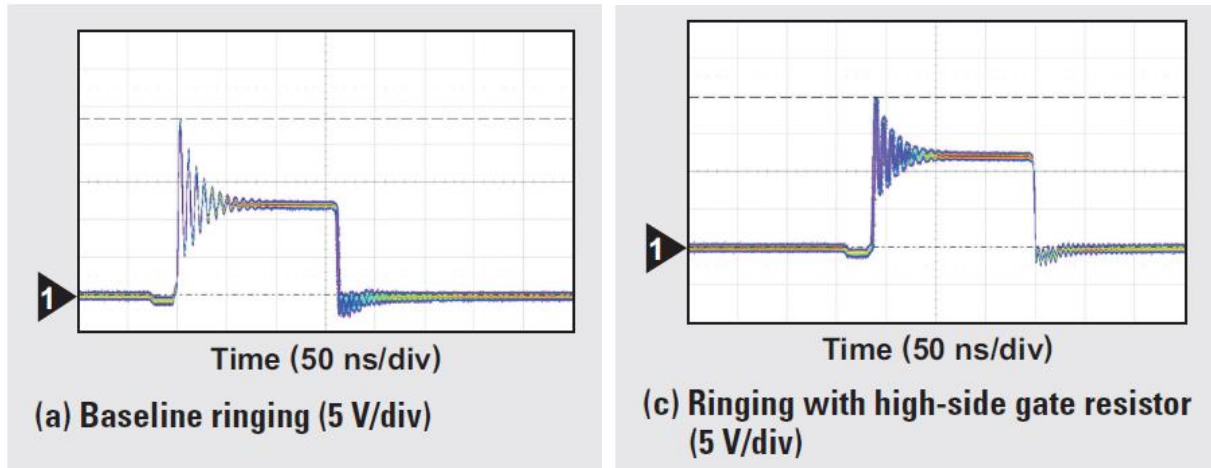
In Abbildung 22 ist der Spannungverlauf am Switch-Node ohne Verwendung eines Boot-Widerstands (links) und bei Verwendung eines Boot-Widerstands (rechts) gezeigt. Die Eingangsspannung beträgt in beiden Fällen 12 V. Der Boot-Widerstand hat einen Wert von  $6,8 \Omega$ . Für die maximale Amplitude der Spannung am Switch-Node aufgrund des Ringing (Überschwingen) wurde dann gemessen:

- Ohne Boot-Widerstand: 23,4 V
- Mit Boot-Widerstand: 19,8 V

Aus Abbildung 22 wird zudem ersichtlich, dass der Boot-Widerstand nur die Höhe des Ringing (Überschwingen) beeinflusst. Der Boot-Widerstand verändert nicht die Frequenz des Ringing (Überschwingen) und verringert nicht die Anzahl der Zyklen des Ringing (Überschwingen). [12] Die Reduktion des Ringing (Überschwingen) am Switch-Node führt schließlich zu einer Reduktion des Switching-Noise (HF-Noise) in der Ausgangsspannung (siehe hierzu Kapitel 2.1.4 *Erklärung LF-Ripple (Welligkeit) und Switching-Noise (HF-Noise) in der Ausgangsspannung*).

### 2.2.9 Verwendung eines Gate-Widerstands

Ein Widerstand in Serie zum Gate des High-Side-MOSFETs ist eine ähnliche Methode wie der Boot-Widerstand in Kapitel 2.2.8 *Verwendung eines Boot-Widerstands*. In Abbildung 21 ist die Platzierung des Gate-Widerstands gezeigt. Der Gate-Widerstand verlangsamt wie der Boot-Widerstand die Turn-on-Zeit des High-Side-MOSFETs. Dadurch ist mehr Zeit vorhanden, um das parasitäre Netzwerk zu entladen, wodurch die Amplitude des Anfangspeak des Ringing (Überschwingen) am Switch-Node reduziert wird. Im Gegensatz zum Boot-Widerstand verlangsamt der Gate-Widerstand auch die Turn-off-Zeit des High-Side-MOSFETs, da sich der Gate-Widerstand im Entladepfad des High-Side-MOSFETs befindet. Dadurch wird das Ringing (Überschwingen) bei steigender und fallender Flanke der Spannung am Switch-Node beeinflusst, jedoch wird auch die Effizienz des DC/DC-Buck-Konverters reduziert. [12]



**Abbildung 23: Spannungsverlauf am Switch-Node bei Verwendung eines Gate-Widerstands: Spannungsverlauf ohne Gate-Widerstand (links) und mit Gate-Widerstand (rechts). [12]**

In Abbildung 23 ist der Spannungsverlauf am Switch-Node ohne Verwendung eines Gate-Widerstands (links) und bei Verwendung eines Gate-Widerstands (rechts) gezeigt. Die Eingangsspannung beträgt in beiden Fällen 12 V. Der Gate-Widerstand hat einen Wert von  $6,8 \Omega$ . Für die maximale Amplitude der Spannung am Switch-Node aufgrund des Ringing (Überschwingen) wurde dann gemessen:

- Ohne Gate-Widerstand: 23,4 V
- Mit Gate-Widerstand: 19,8 V

Aus Abbildung 23 wird zudem ersichtlich, dass der Gate-Widerstand nur die Höhe des Ringing (Überschwingen) beeinflusst. Der Gate-Widerstand verändert nicht die Frequenz des Ringing (Überschwingen) und verringert nicht die Anzahl der Zyklen des Ringing (Überschwingen). [12] Die Reduktion des Ringing (Überschwingen) am Switch-Node führt schließlich zu einer Reduktion des Switching-Noise (HF-Noise) in der Ausgangsspannung (siehe hierzu Kapitel 2.1.4 *Erklärung LF-Ripple (Welligkeit) und Switching-Noise (HF-Noise) in der Ausgangsspannung*).

### 2.2.10 Verwendung eines Power-Moduls

Power-Module integrieren den Eingangskondensator, die geschirmte Ausgangsinduktivität und die beiden MOSFETs in einem kompakten Bauteil, wodurch die kritische Schleife minimiert wird. Dadurch wird das Ringing (Überschwingen) und folglich das Switching-Noise (HF-Noise) in der Ausgangsspannung reduziert. [11]

## 3 Umsetzung

Im Folgenden wird auf die ausgeführten praktischen Tätigkeiten im Rahmen dieser Projektarbeit eingegangen.

### 3.1 Optimierung des Layouts des DC/DC-Buck-Boards

#### 3.1.1 Modifizierung der Verbindung zum AD-Wandler

Um das Noise (Rauschen) zu reduzieren, wurde das Layouts des DC/DC-Buck-Konverter-Boards grundsätzlich abgeändert, sodass dieses ohne Flachbandkabel direkt auf das DE1-SoC-Board gesteckt werden kann. Bisher wurde das DC/DC-Buck-Board über ein langes Flachbandkabel mit den Eingängen des ADCs des DE1-SoC-Boards verbunden (siehe Abbildung 24 oben).

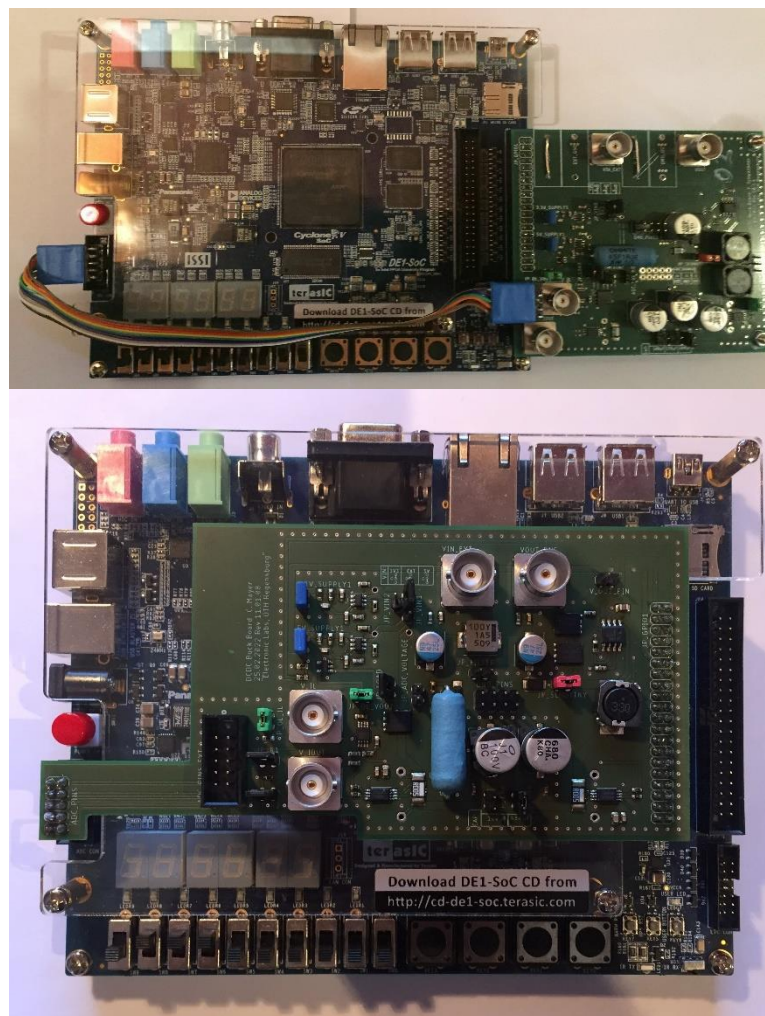


Abbildung 24: Verbindung DC/DC-Buck-Board mit ADC des DE1-SoC-Boards: Verbindung mittels Flachbandkabel bei Rev. 10.01.04 (oben) und direkt aufgesteckt bei Rev. 11.01.08 (unten)

Durch Anpassung des Layouts kann nun das DC/DC-Buck-Board direkt auf das DE1-SoC-Board gesteckt werden (siehe Abbildung 24 unten). Für die Verbindung des DC/DC-Buck-

Boards mit den Eingängen des ADCs des DE1-SoC-Boards ist folglich kein Flachbandkabel mehr nötig.

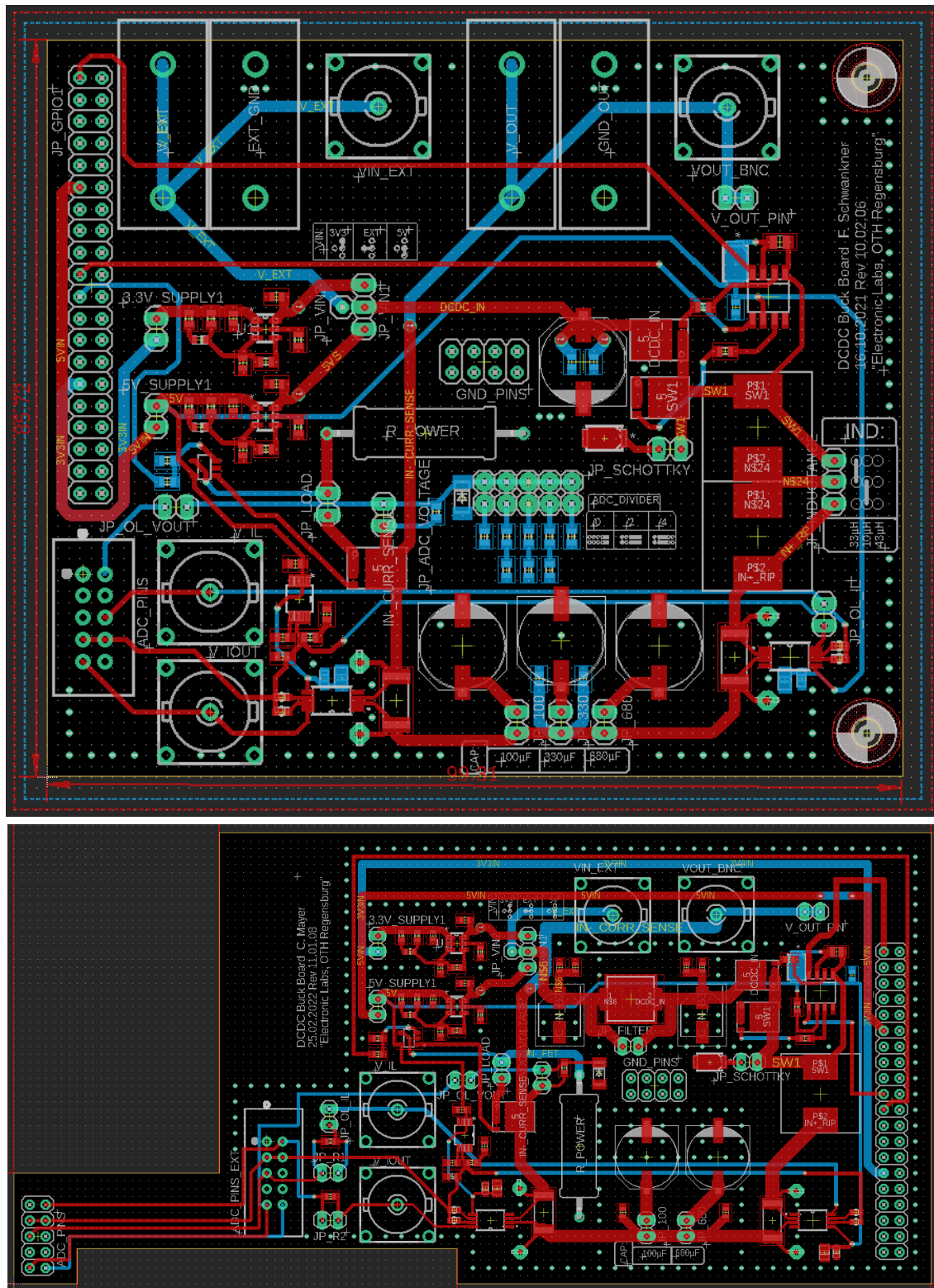


Abbildung 25: Layout des DC/DC-Buck-Boards: Rev. 10.02.06 (oben) und Rev. 11.01.08 (unten)

Abbildung 25 oben zeigt das Layout des DC/DC-Buck-Boards Rev. 10.02.06, welches noch ein Flachbandkabel erforderte. Abbildung 25 unten zeigt das angepasste Layout des DC/DC-

Buck-Boards Rev. 11.01.08, wodurch ein direktes Aufstecken auf das DE1-SoC-Board möglich ist. Es sei darauf hingewiesen, dass Abbildung 25 oben/unten in unterschiedlichen Maßstäben dargestellt ist. Ein Größenvergleich der BNC-Buchsen zeigt dies beispielhaft auf. Die Freeversion der Entwurfssoftware *Eagle* erlaubt nur eine begrenzte Layout-Fläche. Um die für das direkte Aufstecken notwendige Platinen-Länge zu erreichen, war es nötig, u.a. die Anzahl der Ausgangsinduktivitäten und der Ausgangskondensatoren zu reduzieren, um somit die limitierte Layout-Fläche einhalten zu können.

### **3.1.2 Minimierung der kritischen Schleife**

Wie in Kapitel 2.2.1 *Reduktion der Induktivität der kritischen Schleife* erläutert wurde, muss zur Reduktion des Ringing (Überschwingen) die kritische Schleife minimiert werden. Hierfür wurde das Layout des DC/DC-Buck-Konverters optimiert, indem der Eingangskondensator und die beiden MOSFETs so nah wie möglich zueinander platziert wurden. In Abbildung 26 oben ist die kritische Schleife beim DC/DC-Buck-Board Rev. 05.00.00 grün markiert. In Abbildung 26 unten ist die kritische Schleife beim DC/DC-Buck-Board Rev. 11.01.08 grün markiert. Aus Abbildung 26 wird ersichtlich, dass die kritische Schleife beim DC/DC-Buck-Board Rev. 11.01.08 deutlich reduziert wurde, d.h., dass beim DC/DC-Buck-Board Rev. 11.01.08 deutlich weniger Bauteile innerhalb der kritischen Schleife liegen. Es sei darauf hingewiesen, dass Abbildung 26 oben/unten in unterschiedlichen Maßstäben dargestellt ist. Ein Größenvergleich der Kondensatoren zeigt dies beispielhaft auf.

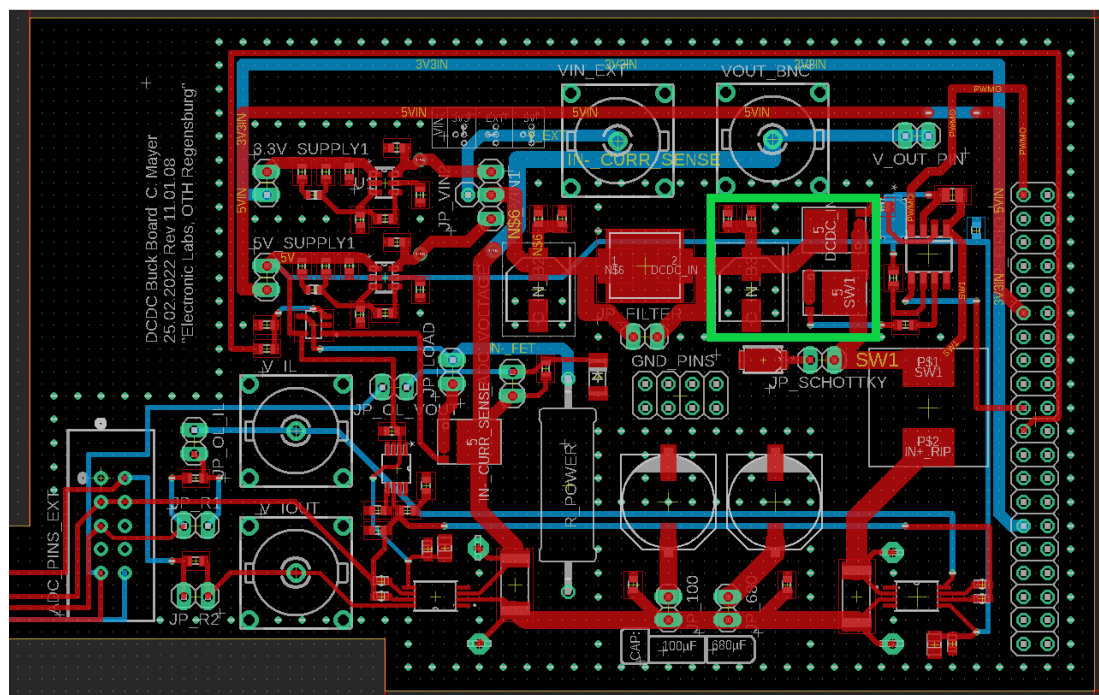
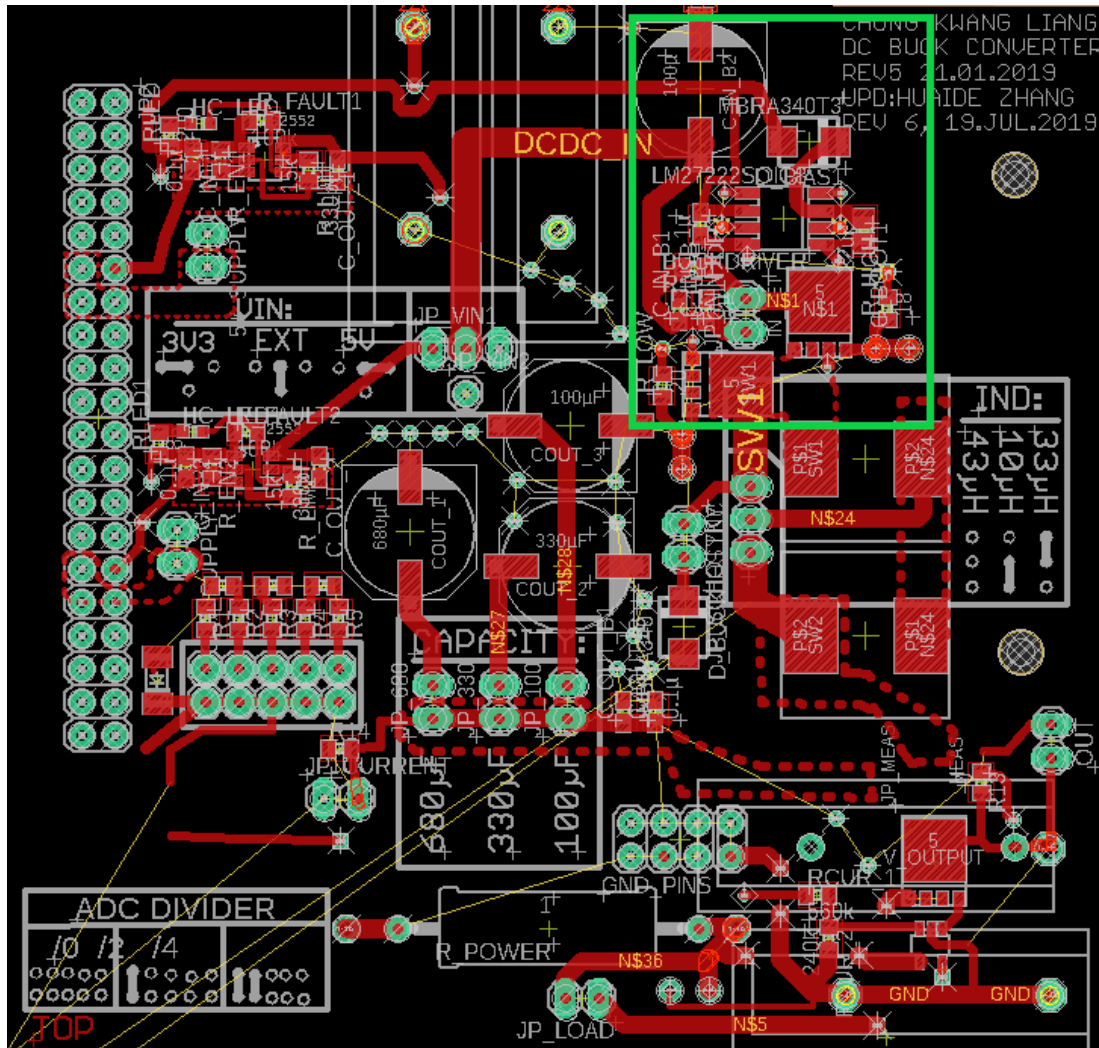


Abbildung 26: Kritische Schleife bei DC/DC-Buck-Board Rev. 05.00.00 (oben) und Rev. 11.01.08 (unten).

### 3.1.3 Optimierung der Messvorgänge

Wie in Kapitel 2.2.5 *Layout-Optimierung* erläutert wurde, ist für die Messung der Spannung am Switch-Node bzw. der Ausgangsspannung eine Koaxial-Verbindung mittels BNC-Steckverbinder am besten geeignet. Bisher konnte die Ausgangsspannung des DC/DC-Buck-Konverters an einer Bananenbuchse gemessen werden (siehe Abbildung 27 links). Um die Messungen zu optimieren und das fälschlicherweise gemessene Noise (Rauschen) aufgrund des Messaufbaus zu minimieren, wurden BNC-Anschlüsse auf dem DC/DC-Buck-Board realisiert (siehe Abbildung 27 rechts). Die BNC-Anschlüsse ermöglichen eine verbesserte Messung der Ein- und Ausgangsspannung des DC/DC-Buck-Konverters. Zudem wurde im Rahmen der Projektarbeit eines anderen Studenten die Messung des Spulen- und Ausgangsstroms ebenfalls über BNC-Anschlüsse realisiert.

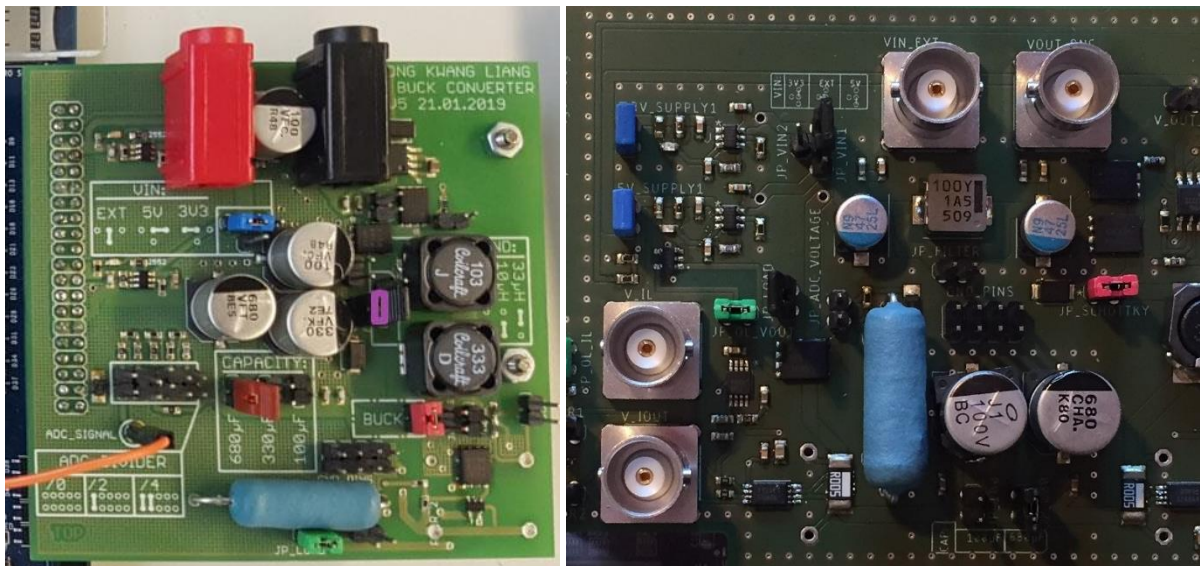


Abbildung 27: Messung der verschiedenen Signalgrößen: Messung der Ausgangsspannung des DC/DC-Buck-Konverters mittels Bananenbuchse bei Rev. 05.00.00 (links). Messung der Ein- und Ausgangsspannung sowie des Spulen- und Ausgangsstroms mittels BNC-Buchse bei Rev. 11.01.08.

### 3.1.4 Platzierung von Vias

In Kapitel 2.2.5 *Layout-Optimierung* wurde u.a. der Einsatz von Vias erläutert, um das Noise (Rauschen) zu reduzieren. In Abbildung 28 ist das Layout der Rev. 11.01.08 gezeigt, bei dem Vias am Umfang sowie am Ein- und Ausgang platziert wurden.

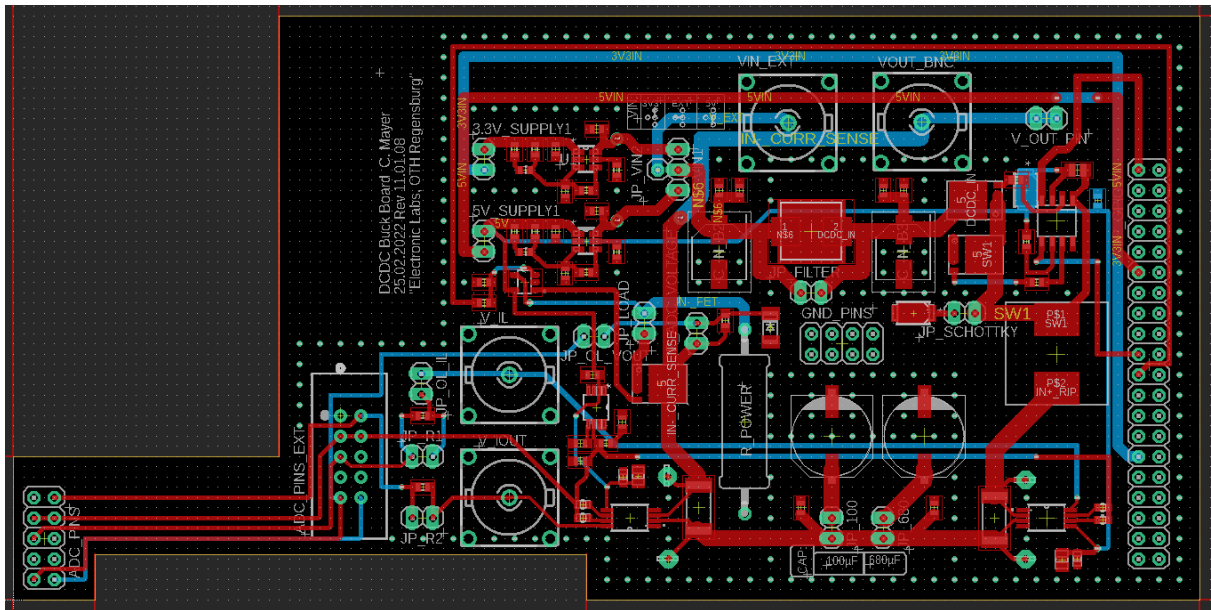


Abbildung 28: Vias zur Reduktion von Noise (Rauschen)

### 3.1.5 Massefläche unterhalb des Leistungsteils

In Kapitel 2.2.1 *Reduktion der Induktivität der kritischen Schleife* wurde beschrieben, dass durch eine Massefläche unterhalb der kritischen Schleife die parasitäre Induktivität der kritischen Schleife verringert werden kann. Dadurch kann das Ringing (Überschwingen) reduziert werden. Für das neue Layout wurde festgelegt, dass die gesamte freie Fläche des PCBs (also auch die Fläche unterhalb der kritischen Schleife) als Massefläche ausgeführt wird.

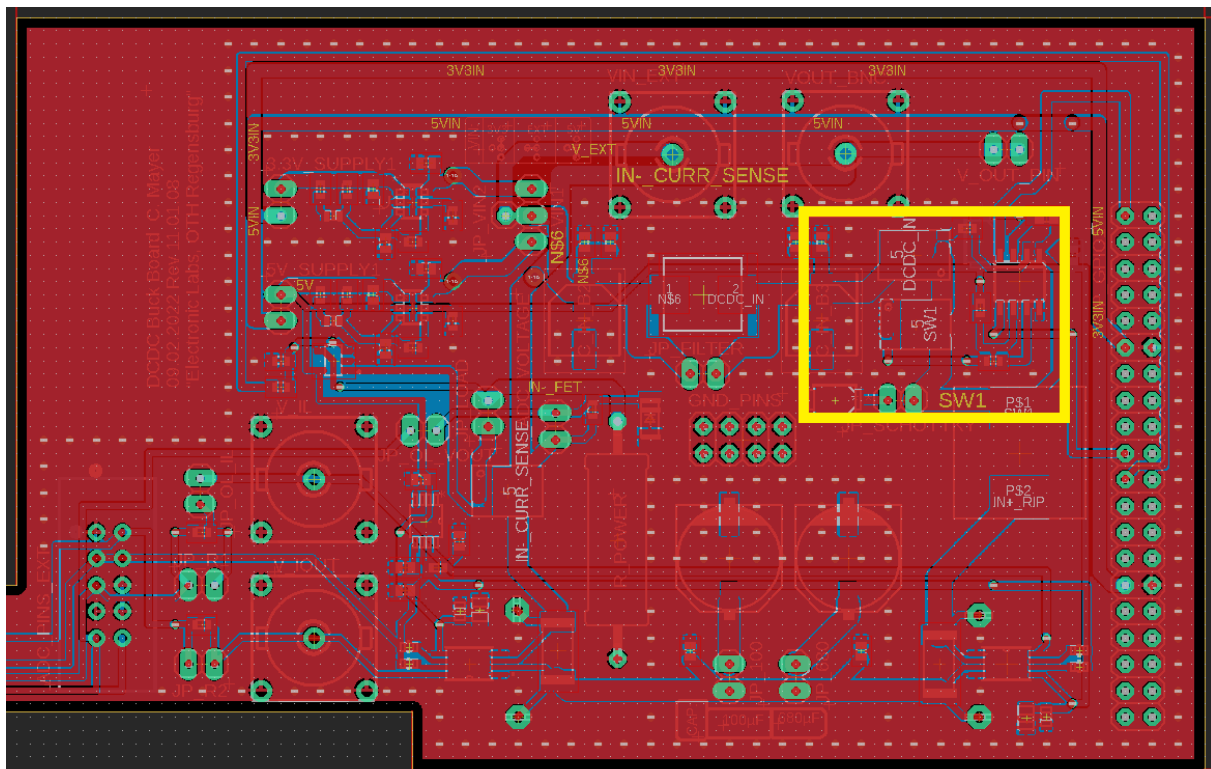


Abbildung 29: Massefläche zur Reduktion des Noise (Rauschen)



Vias in den Verbindungsleitungen vermieden werden. Vias stellen parasitäre Induktivitäten dar, welche die Filterwirkung einschränken würden.

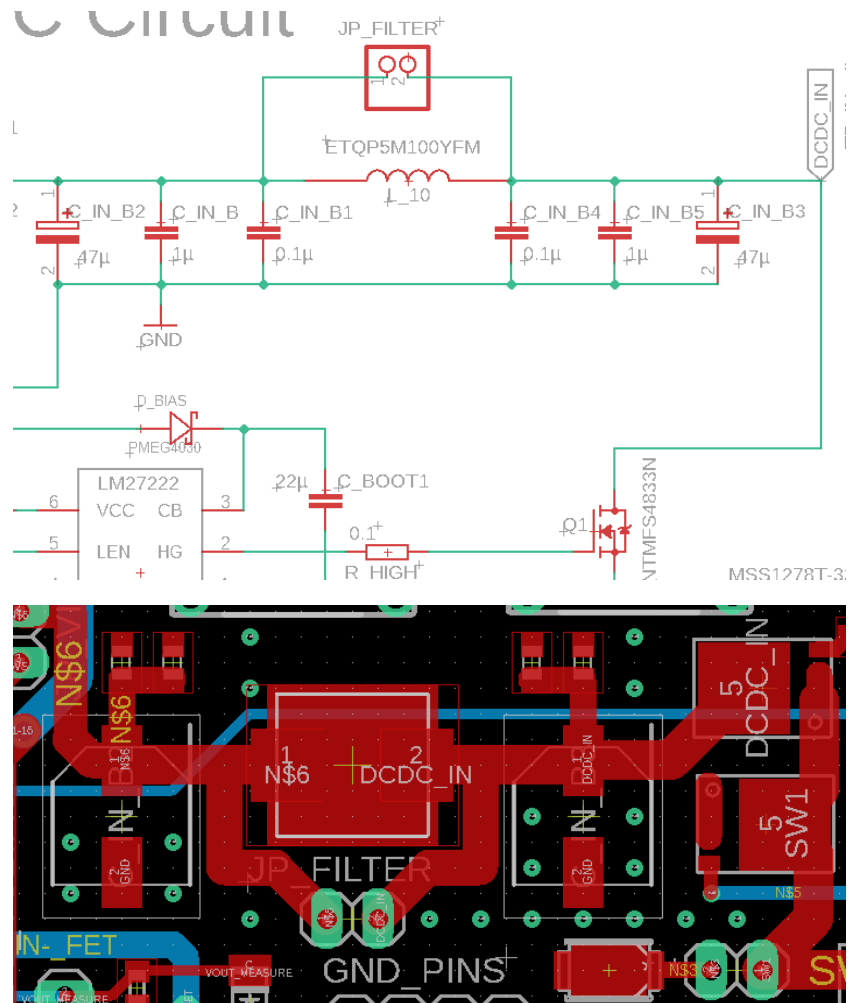


Abbildung 31: Eingangsfiler Rev. 11.01.08 : Schematic (oben) und Layout (unten)

## 4 Messung und Validierung

Um eine mögliche Reduktion des Noise (Rauschen) aufgrund der durchgeführten Maßnahmen validieren zu können, wurden Messungen am Board Rev. 11.01.08 durchgeführt.

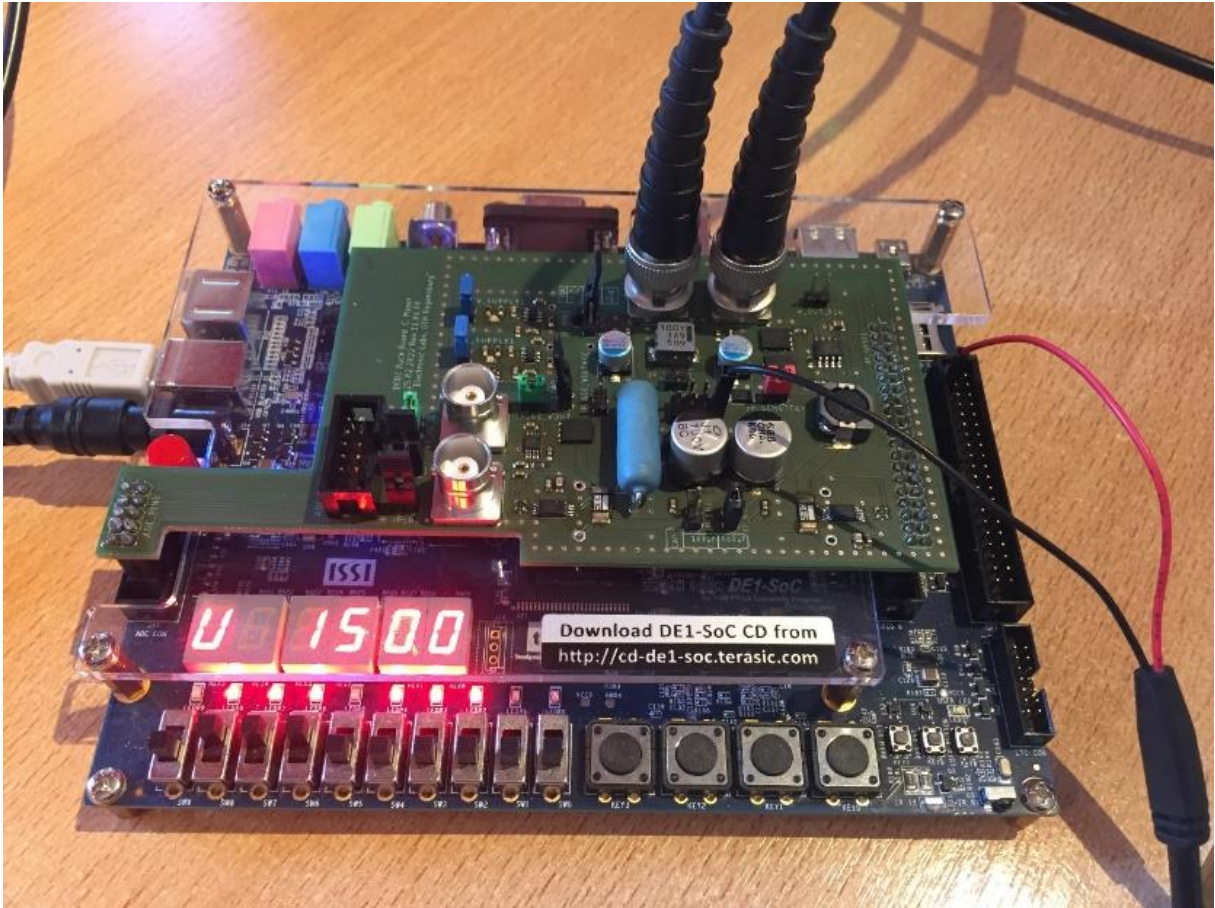


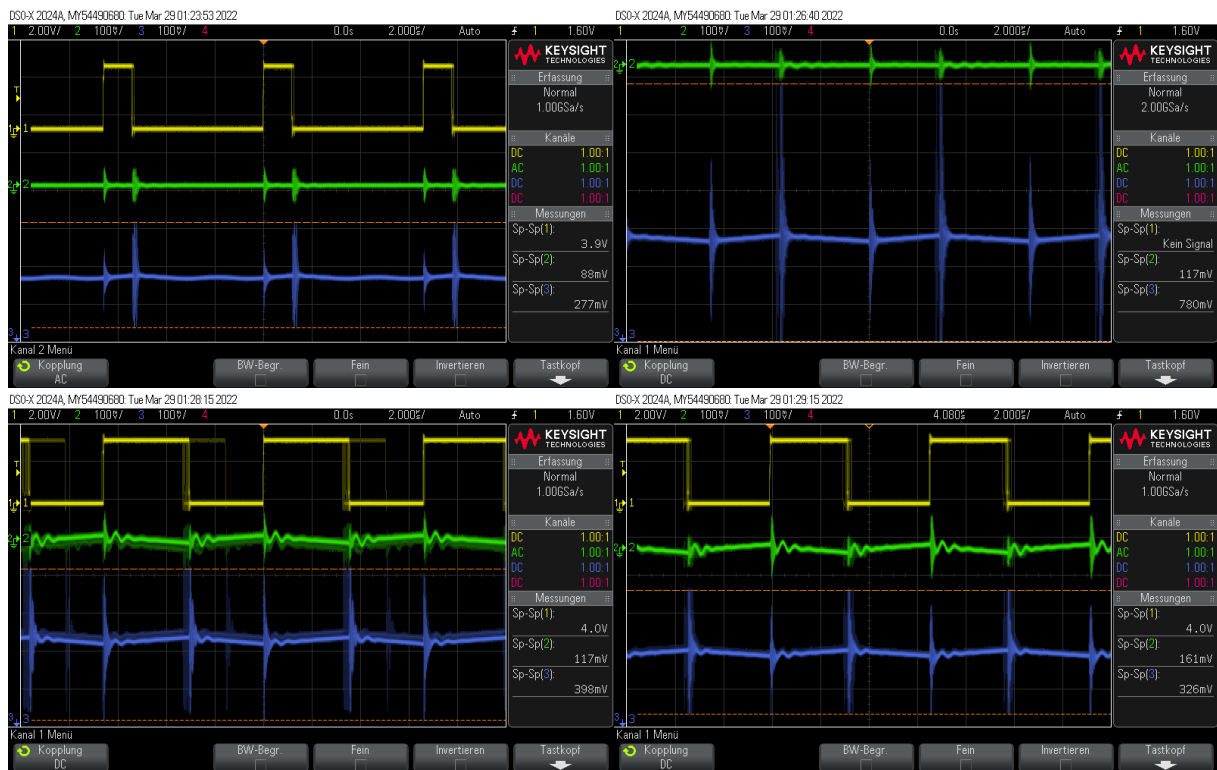
Abbildung 32: Messaufbau am Board Rev. 11.01.08

In Abbildung 32 ist der entsprechende Messaufbau gezeigt. Um eine mögliche Wirkung der Eingangsfiltrung überprüfen zu können, wurden die Messungen jeweils einmal mit Eingangsfiler-Induktivität und einmal mit überbrückter Eingangsfiler-Induktivität durchgeführt.

Mit Eingangfilter-Induktivität:

**Abbildung 33: Messung der Spannungen an verschiedenen Punkten unter verschiedenen Betriebsbedingungen (Rev. 11.01.08) mit Eingangfilter-Induktivität: asynchron und ausgeschalteter Laststrom (oben links), synchron und ausgeschalteter Laststrom (oben rechts), asynchron und eingeschalteter Laststrom (unten links), synchron und eingeschalteter Laststrom (unten rechts).**

Abbildung 33 zeigt die Messungen unter verschiedenen Betriebsbedingungen (asynchron/synchron, Laststrom on/off) bei Verwendung der Eingangfilter-Induktivität. Der **blaue Graph** zeigt die Ausgangsspannung am DC/DC-Buck-Konverter, der **gelbe Graph** das Pulsweitsignal und der **grüne Graph** die Eingangsspannung. Der **gelbe Graph** hat eine Skalierung von 2,0 V/div, der **blaue** und **grüne Graph** jeweils von 100 mV/div. Bei der Messung „synchron und ausgeschalteter Laststrom“ (Abbildung 33, oben rechts) musste der Graph des Pulsweitsignals (**gelber Graph**) ausgeblendet werden, um die Ausgangsspannung (**blauer Graph**) geeignet darstellen zu können.

Ohne Eingangsfiler-Induktivität:

**Abbildung 34: Messung der Spannungen an verschiedenen Punkten unter verschiedenen Betriebsbedingungen (Rev. 11.01.08) ohne Eingangsfiler-Induktivität: asynchron und ausgeschalteter Laststrom (oben links), synchron und ausgeschalteter Laststrom (oben rechts), asynchron und eingeschalteter Laststrom (unten links), synchron und eingeschalteter Laststrom (unten rechts).**

Abbildung 34 zeigt die Messungen unter verschiedenen Betriebsbedingungen (asynchron/synchron, Laststrom on/off) bei Überbrückung der Eingangsfiler-Induktivität. Der **gelbe Graph** (Pulsweitesignal) hat eine Skalierung von 2,0 V/div, der **blaue** (Ausgangsspannung) und **grüne** (Eingangsspannung) Graph jeweils von 100 mV/div. Bei der Messung „synchron und ausgeschalteter Laststrom“ (Abbildung 34, oben rechts) musste der Graph des Pulsweitesignals (**gelber Graph**) ausgeblendet werden, um die Ausgangsspannung (**blauer Graph**) geeignet darstellen zu können.

Überblick der Messergebnisse:**Tabelle 2: Peak-to-Peak-Spannung am Ein-/Ausgang bei unterschiedlichen Betriebsbedingungen (Rev. 11.01.08)**

Betriebsart	asynchron		synchron	
	off	on	off	on
Peak-Peak-Spannung am Ausgang $V_{out,p-p}$ (mit Eingangfilter-Induktivität)	0,213 V	0,302 V	0,567 V	0,253 V
Peak-Peak-Spannung am Ausgang $V_{out,p-p}$ (ohne Eingangfilter-Induktivität)	0,277 V	0,398 V	0,780 V	0,326 V
Peak-Peak-Spannung am Eingang $V_{in,p-p}$ (mit Eingangfilter-Induktivität)	0,113 V	0,117 V	0,105 V	0,177 V
Peak-Peak-Spannung am Eingang $V_{in,p-p}$ (ohne Eingangfilter-Induktivität)	0,088 V	0,117 V	0,117 V	0,161 V

Aus Tabelle 2 wird ersichtlich, dass die Eingangfilter-Induktivität das Noise (Rauschen) in der Ausgangsspannung des DC/DC-Buck-Konverters reduziert, denn wird die Eingangfilter-Induktivität mit einem Jumper überbrückt, so steigt die Peak-to-Peak-Spannung am Ausgang an. Vergleicht man zudem die Messergebnisse des Boards Rev. 11.01.08 (siehe Tabelle 2) mit den Messergebnissen des Boards Rev. 10.01.04 (siehe Tabelle 1), so kann man eine deutliche Reduktion des Noise (Rauschen) in der Ein- und Ausgangsspannung des DC/DC-Buck-Konverters feststellen. Eine vollständige Beseitigung des Noise (Rauschen) konnte durch die durchgeführten Optimierungsmaßnahmen am Platinenlayout nicht erzielt werden, jedoch eine Reduktion des Noise (Rauschen).

Aus Abbildung 33 und Abbildung 34 sowie aus Tabelle 2 wird deutlich, dass die Höhe der Peaks des Switching-Noise (HF-Noise) in der Eingangsspannung (**grüner Graph**) deutlich kleiner sind als die Peaks des Switching-Noise (HF-Noise) in der Ausgangsspannung (**blauer Graph**). Dies stellt einen Unterschied im Vergleich zu den Messungen mit dem Board Rev. 10.01.04 dar. Beim Board Rev. 10.01.04 war die Höhe der Peaks des Switching-Noise (HF-Noise) in der Eingangsspannung (**grüner Graph**) in der Größenordnung der Peaks des Switching-Noise in der Ausgangsspannung (**blauer Graph**) bzw. sogar deutlich größer (siehe Abbildung 2 bzw. Tabelle 1). Folglich wurde durch die Maßnahmen das Noise (Rauschen) in der Eingangsspannung stärker reduziert als in der Ausgangsspannung. Eine mögliche Erklärung

hierfür ist, dass die Eingangsfilerung das Auskoppeln des Noise (Rauschen), welches im Leistungsteil entsteht, auf die Eingangsspannung in effizienter Weise verhindert bzw. reduziert. Ein Überkoppeln des Ringing (Überschwingen) vom Switch Node auf die Ausgangsseite und damit die Entstehung von Switching-Noise (HF-Noise) in der Ausgangsspannung ist hingegen weniger stark unterdrückt. Eine Ursache hierfür könnte die nach wie vor vorhandene parasitäre Kapazität der Ausgangsinduktivität bzw. der Platine insgesamt sein, welche ein Überkoppeln auf die Ausgangsseite ermöglicht.

## 5 Zusammenfassung und Ausblick

### 5.1 Zusammenfassung

Um das Noise (Rauschen) in der Ausgangsspannung eines DC/DC-Buck-Konverters reduzieren zu können, wurden die Ursachen für das Noise (Rauschen) anhand von Literatur analysiert und Optimierungsmaßnahmen daraus abgeleitet. Die Literaturrecherche ergab, dass ein wichtiger Einflussfaktor auf das Noise (Rauschen) die Größe der kritischen Schleife darstellt, welche aus Eingangskondensator und MOSFETs gebildet wird. Folglich wurde die Größe der kritischen Schleife beim neuen Platinenlayout durch geeignete Platzierung der Bauteile reduziert. Um die Messvorgänge am Board zu optimieren und das fälschlicherweise gemessene Noise (Rauschen) aufgrund des Messaufbaus zu minimieren, wurden die bisherigen Bananenbuchsen durch BNC-Buchsen ersetzt. Weitere Maßnahmen, die aus der Literatur abgeleitet wurden, waren die geeignete Platzierung von Vias, eine durchgehende Massefläche unterhalb des Leistungsteils, sowie ein Serienwiderstand am VCC-Pin des Buck-Treibers. Ein Hauptaugenmerk lag außerdem auf der Realisierung einer Eingangsfiltration durch eine Induktivität und mehrere Kapazitäten. Zudem wurde das Layout des DC/DC-Buck-Konverter-Boards so abgewandelt, dass dieses ohne Flachbandkabel direkt auf das DE1-SoC-Board aufgesteckt und dadurch mit den Eingängen des ADCs des DE1-SoC-Boards verbunden werden kann.

Für eine Validierung der Optimierungsmaßnahmen wurden Messungen mit dem neuen Board durchgeführt. Es konnte gezeigt werden, dass das neue Layout grundsätzlich eine Reduktion des Noise (Rauschen) in der Ein- und Ausgangsspannung aufweist. Vor allem die Eingangsfiltration wirkt sich reduzierend auf das Noise (Rauschen) aus. Eine vollständige Beseitigung des Noise (Rauschen) in der Ein- bzw. Ausgangsspannung konnte mit den Maßnahmen jedoch noch nicht erreicht werden.

### 5.2 Ausblick

Durch das Anpassen des Platinenlayouts ist nun ein direktes Aufstecken des DC/DC-Buck-Boards auf das DE1-SoC-Board möglich, ohne dass ein Flachbandkabel verwendet werden muss. Jedoch ist für das Auf- und Abstecken ein größerer Kraftaufwand nötig, da sich die gewählte Steckverbinder-Buchse nur schwergängig von den Pins des DE1-SoC-Boards löst. Hierdurch könnte es womöglich zu einer Beschädigung (Bruch) der Platine kommen, falls der Steckvorgang unvorsichtig durchgeführt wird. Ein weiterer Schritt wäre folglich, die Steckverbinder-Buchse zu optimieren, um ein leichtgängigeres Auf- und Abstecken zu ermöglichen. Zudem sollte der schmale Steg des DC/DC-Buck-Boards unter Umständen verbreitert werden, um ein Abbrechen des Stegs zu verhindern. Außerdem könnten Gummipuffer an der Unterseite des DC/DC-Buck-Boards einen Bruch des Boards beim Auf- und Abstecken der BNC-Stecker vermeiden und die Kunststoffabdeckung des DE1-SoC-Boards vor einem Zerkratzen durch scharfe Lötstellen schützen.

Die Messungen ergaben, dass die Eingangsfilterung eine reduzierende Wirkung auf das Noise (Rauschen) hat. Um das Noise (Rauschen) in der Ein- und Ausgangsspannung weiter zu reduzieren, könnte die Dimensionierung der Eingangsfilterung weiter untersucht und deren Wirkung eventuell verbessert werden. Zudem sollte die Dimensionierung der einzelnen Bauteile des Leistungsteils (MOSFETs, etc.) analysiert werden, um bisher vorhandene parasitäre Einflüsse verringern zu können und damit u.U. eine Reduktion des Noise (Rauschen) zu erzielen. Des Weiteren sollte die Filterung am Ausgang durch besser geeignete Induktivitäten und Kapazitäten verbessert werden.

## Literaturverzeichnis

- [1] K. W. Kam, D. Pommerenke, C. Lam und R. Steinfeld, „EMI Analysis Methods for Synchronous Buck Converter EMI Root Cause Analysis“ in *2008 IEEE International Symposium on Electromagnetic Compatibility*, Detroit, MI, USA, 2008, S. 1–7, doi: 10.1109/ISEMC.2008.4652125.
- [2] M. Terasaki, Y. Oohashi, Y. Masuyama und T. Sudo, „Design and Analysis for Noise Suppression of DC/DC Converter“ in *2014 IEEE Electrical Design of Advanced Packaging & Systems Symposium (EDAPS)*, Bangalore, India, 2014, S. 109–112, doi: 10.1109/EDAPS.2014.7030827.
- [3] Djilali Hamza und Praveen K. Jain, „Conducted EMI Noise Mitigation in DC-DC Converters using Active Filtering Method“ in *2008 IEEE Power Electronics Specialists Conference*, Rhodos, Griechenland, 2008, S. 188–194, doi: 10.1109/PESC.2008.4591923.
- [4] Z. Li und D. Pommerenke, „EMI Specifics of Synchronous DC-DC Buck Converters“ in *2005 International Symposium on Electromagnetic Compatibility, 2005. EMC 2005*, Chicago, IL, USA, 2005, S. 711–714, doi: 10.1109/ISEMC.2005.1513616.
- [5] Kyoungchoul Koo, Jiseong Kim, Myunghoi Kim, Joungho Kim, „Impact of PCB Design on Switching noise and EMI of Synchronous DC-DC buck Converter“ in *2010 IEEE International Symposium on Electromagnetic Compatibility*, Fort Lauderdale, FL, USA, 2010, S. 67–71, doi: 10.1109/ISEMC.2010.5711249.
- [6] A. Bhargava, D. Pommerenke, K. W. Kam, F. Centola und C. W. Lam, „DC-DC Buck Converter EMI Reduction Using PCB Layout Modification“, *IEEE Trans. Electromagn. Compat.*, Jg. 53, Nr. 3, S. 806–813, 2011, doi: 10.1109/TEMC.2011.2145421.
- [7] K. Wiggendorf und R. Blattner, *Understanding, measuring, and reducing output noise in DC/DC switching regulators*. [Online]. Verfügbar unter: <https://training.ti.com/understanding-measuring-and-reducing-output-noise-dcdc-switching-regulators> (Zugriff am: 14. Mai 2022).
- [8] K. Kam, D. Pommerenke, F. Centola, C. Lam und R. Steinfeld, „EMC Guideline for Synchronous Buck Converter Design“ in *2009 IEEE International Symposium on Electromagnetic Compatibility - EMC 2009*, Austin, TX, USA, 2009, S. 47–52, doi: 10.1109/ISEMC.2009.5284594.
- [9] K. Kam, D. Pommerenke, F. Centola, C. Lam und R. Steinfeld, „Method to Suppress the Parasitic Resonance Using Parallel Resistor and Inductor Combination To Reduce Broadband Noise from DC/DC Converter“ in *2009 International Symposium on Electromagnetic Compatibility*, Kyoto, Japan, 2009, S. 353–356.
- [10] D. Hubbard, *Reducing noise on the output of a switching regulator*. [Online]. Verfügbar unter:

- [https://www.ti.com/lit/an/slyt740/slyt740.pdf?ts=1652514005518&ref\\_url=https%253A%252F%252Fwww.google.com%252F#:~:text=The%20most%20effective%20solution%20to,parameter%20is%20easy%20to%20overlook](https://www.ti.com/lit/an/slyt740/slyt740.pdf?ts=1652514005518&ref_url=https%253A%252F%252Fwww.google.com%252F#:~:text=The%20most%20effective%20solution%20to,parameter%20is%20easy%20to%20overlook). (Zugriff am: 14. Mai 2022).
- [11] J. Hua, *Output Noise Filtering for DC/DC Power Modules*. [Online]. Verfügbar unter: [https://www.ti.com/lit/an/snva871/snva871.pdf?ts=1652452173887&ref\\_url=https%253A%252F%252Fwww.google.com%252F](https://www.ti.com/lit/an/snva871/snva871.pdf?ts=1652452173887&ref_url=https%253A%252F%252Fwww.google.com%252F) (Zugriff am: 14. Mai 2022).
- [12] Robert Taylor und Ryan Manack, *Controlling switch-node ringing in synchronous buck converters*. [Online]. Verfügbar unter: [https://www.ti.com/lit/an/slyt465/slyt465.pdf?ts=1652433098849&ref\\_url=https%253A%252F%252Fwww.google.com%252F#:~:text=U-sing%20a%20high%2Dside%20gate,of%20the%20high%2Dside%20FET](https://www.ti.com/lit/an/slyt465/slyt465.pdf?ts=1652433098849&ref_url=https%253A%252F%252Fwww.google.com%252F#:~:text=U-sing%20a%20high%2Dside%20gate,of%20the%20high%2Dside%20FET). (Zugriff am: 14. Mai 2022).
- [13] T. Hegarty, *Reduce buck-converter EMI and voltage stress by minimizing inductive parasitics*. [Online]. Verfügbar unter: [https://www.ti.com/lit/an/slyt682/slyt682.pdf?ts=1652514517002&ref\\_url=https%253A%252F%252Fwww.google.com%252F](https://www.ti.com/lit/an/slyt682/slyt682.pdf?ts=1652514517002&ref_url=https%253A%252F%252Fwww.google.com%252F) (Zugriff am: 14. Mai 2022).
- [14] J. Hua, *EMI Mitigation Techniques Using the LMZM23601*. [Online]. Verfügbar unter: [https://www.ti.com/lit/an/snva834/snva834.pdf?ts=1652514566483&ref\\_url=https%253A%252F%252Fwww.google.com%252F](https://www.ti.com/lit/an/snva834/snva834.pdf?ts=1652514566483&ref_url=https%253A%252F%252Fwww.google.com%252F) (Zugriff am: 14. Mai 2022).
- [15] Marty Brown, *Designing PCBs for embedded switching power supplies*. [Online]. Verfügbar unter: [https://archive.eetasia.com/www.eetasia.com/ART\\_8800046878\\_765245\\_TA\\_5e1daa3a.HTM](https://archive.eetasia.com/www.eetasia.com/ART_8800046878_765245_TA_5e1daa3a.HTM) (Zugriff am: 4. April 2022).
- [16] S. Park, H. A. Huynh und S. Kim, „Analysis of EMI Reduction Methods of DC-DC Buck Converter“ in *2015 10th International Workshop on the Electromagnetic Compatibility of Integrated Circuits (EMC Compo)*, Edinburgh, United Kingdom, 2015, S. 92–96, doi: 10.1109/EMCCompo.2015.7358337.