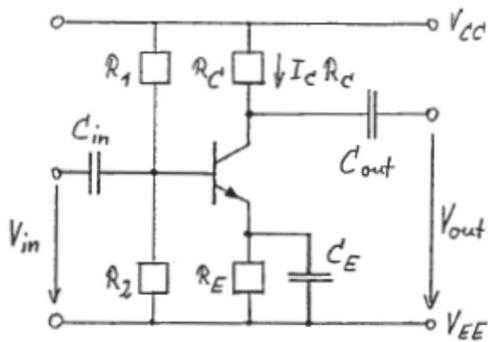


5 Design von Operationsverstärkern

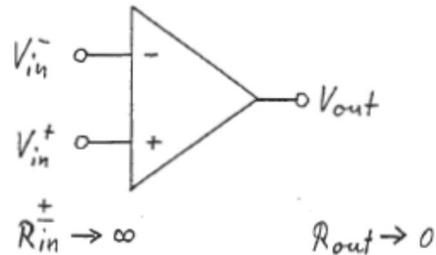
Vergleich: Diskrete und integrierte Voraussetzungen und Schaltungstechniken

Diskrete Verstärkerstufe



Referenzen: V_{EE}, V_{CC} ; $A_V = 0$

Integrierter Operationsverstärker

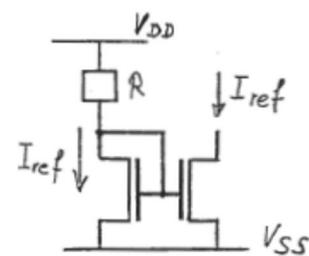
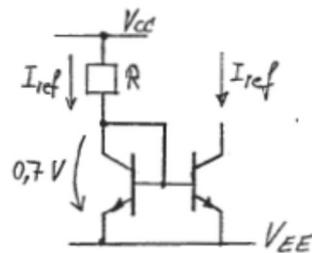


Differentiell; $A_V = \infty$

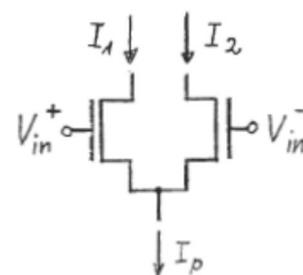
Voraussetzungen

Bauelement	diskret	integr.
R: Verfügbarkeit	++	0
Werte bereich	++	-
C: Verfügbarkeit	++	0
Werte bereich	++	-
L: Verfügbarkeit	++	--
Werte bereich	++	--
T: Verfügbarkeit	+	++
Werte bereich	+	++
Thermische Kopplung	--	++
Genauigkeit: absolut	--	--
relativ (Matching)	--	++

Stromspiegel:



Different. Stufe



5.1 Die differentielle Eingangsstufe

5.1.1 Schaltungstechnik und Verhalten

5.1.1.1 Differentielle Eingangsstufe mit MOSFETs

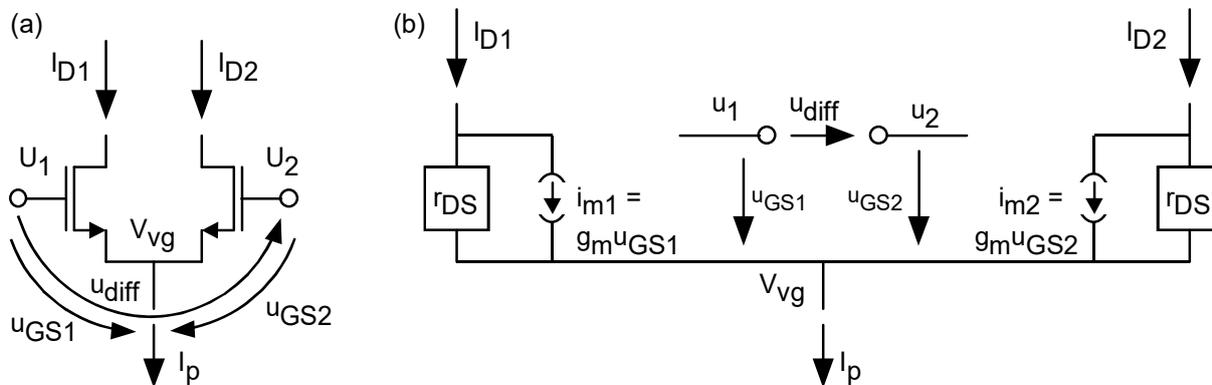


Bild 5.1.1.1: DC-Kleinsignal-Ersatzschaltbild einer differentiellen Eingangsstufe mit Feldeffekt-Transistoren: (a) Schaltung und (b) Kleinsignal-ESB

Bild 5.1.1.1 zeigt eine differentielle Eingangsstufe mit Feldeffekt-Transistoren und das zugehörige Kleinsignal-Ersatzschaltbild (ESB) ohne Kapazitäten.

5.1.1.2 Differentielle Eingangsstufe mit Bipolar-Transistoren

Bild 5.1.1.2 zeigt eine differentielle Eingangsstufe mit bipolaren Transistoren und das zugehörige Kleinsignal-Ersatzschaltbild (ESB) ohne Kapazitäten.

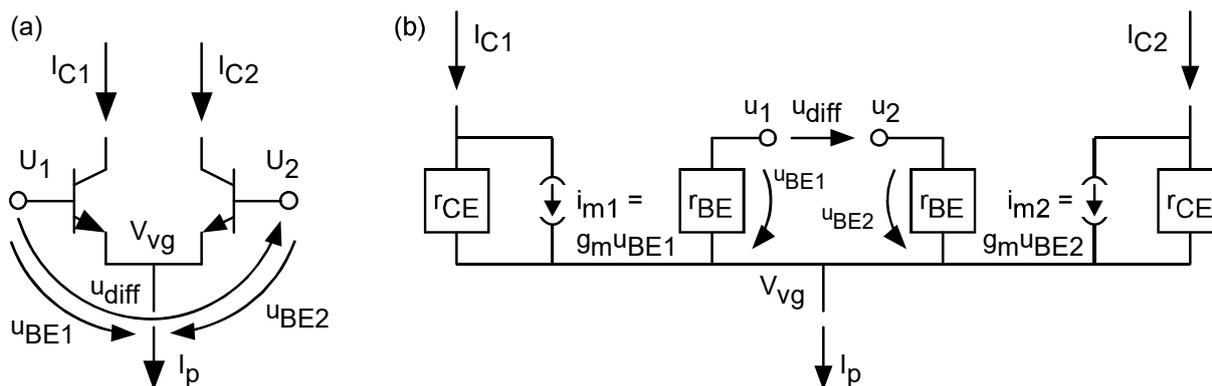


Bild 5.1.1.2: DC-Kleinsignal-Ersatzschaltbild einer bipolaren, differentiellen Eingangsstufe: (a) Schaltung und (b) Kleinsignal-ESB

5.1.1.3 Großsignalverhalten der differentiellen Eingangsstufe

Die differentielle Eingangsstufe läßt sich mit bipolaren Transistoren leichter berechnen, als mit FETs. Für die Zahlenbeispiele nehmen wir folgende Werte an:

Polarisierungsstrom $I_p=2\text{mA}$, Stromverstärkung $\beta=120$, $u_T=25\text{mV}$, $V_A=100\text{V}$

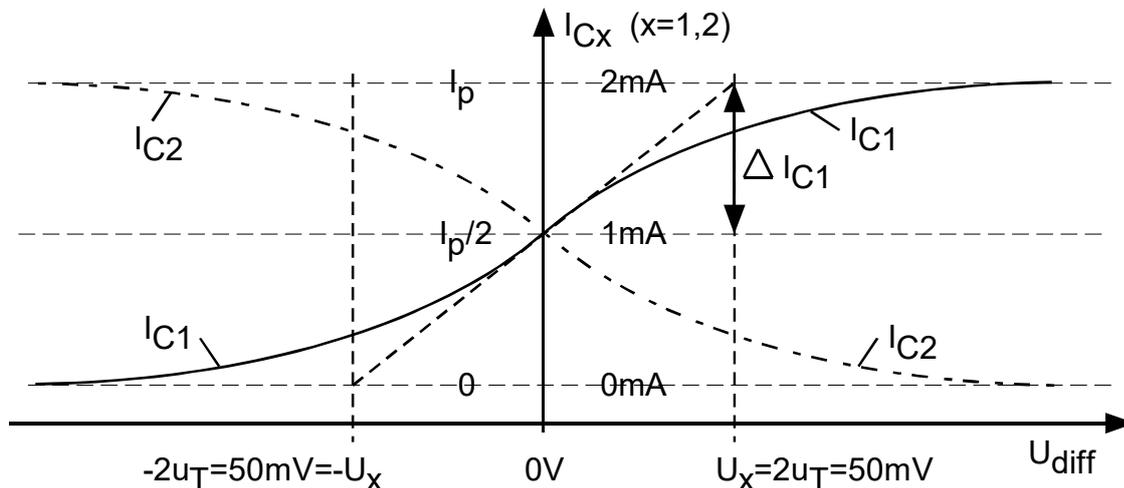


Bild 5.1.1.3: Großsignalverhalten der Ausgangsströme I_{C1} und I_{C2} .

Bild 5.1.1.3 zeigt das Großsignalverhalten der Schaltung. Es ist $I_{C1} + I_{C2} = I_p$. Da die Kollektorströme im normalen Betrieb ($U_{CBx} > 0\text{V}$) nicht negativ werden können, ist $0 \leq I_{Cx} \leq I_p$ ($x=1,2$). Im Arbeitspunkt ist $U_{diff} = U_1 - U_2 = 0\text{V}$ und daher $I_{C1a} = I_{C2a} = I_p / 2$.

Ohne Beweis: Der Kollektorstrom eines bipolaren Transistors in einer solchen differentiellen Stufe kann mit einem hyperbolischen Tangens modelliert werden:
 $I_{C1}(U_{diff}) = 0,5I_p \tanh(U_{diff} / 2u_T)$.

Bild 5.1.1.3 zeigt eine Tangente an den Kollektorstrom I_{C1} , deren Schnittpunkte mit dem minimalen und maximalen Strom zu den Werten $-U_x$ und U_x führen. Zur Berechnung von U_x Stellen wir die Kleinsignal-Gleichung für den Transistor 1 auf: $\Delta I_{C1} = g_{m1} \Delta U_{BE1} = 0,5g_{m1} U_{diff}$. Für $\Delta I_{C1} = I_p / 2$ ist $U_{diff} = U_x$, wobei $g_{m1} = I_{C1} / u_T = I_p / 2u_T$. Daraus folgt:

$$I_p / 2 = 0,5g_{m1} U_x \quad \Rightarrow \quad U_x = \frac{0,5I_p}{0,5g_{m1}} = \frac{I_p}{g_{m1}} = \frac{I_p}{I_p / 2u_T} = 2u_T = 2 \cdot 25\text{mV} = 50\text{mV}$$

Es ist offensichtlich in Bild 5.1.1.3, daß Eingangsamplituden größer $|U_{diff}| > U_x = 2u_T$ zu nichtlinearen Verzerrungen führen. Kleinsignal-Rechnungen verlangen also

$$\hat{U}_{diff} \leq 2u_T \approx 50\text{mV}.$$

5.1.1.4 Kleinsignalverhalten der differentiellen Eingangsstufe

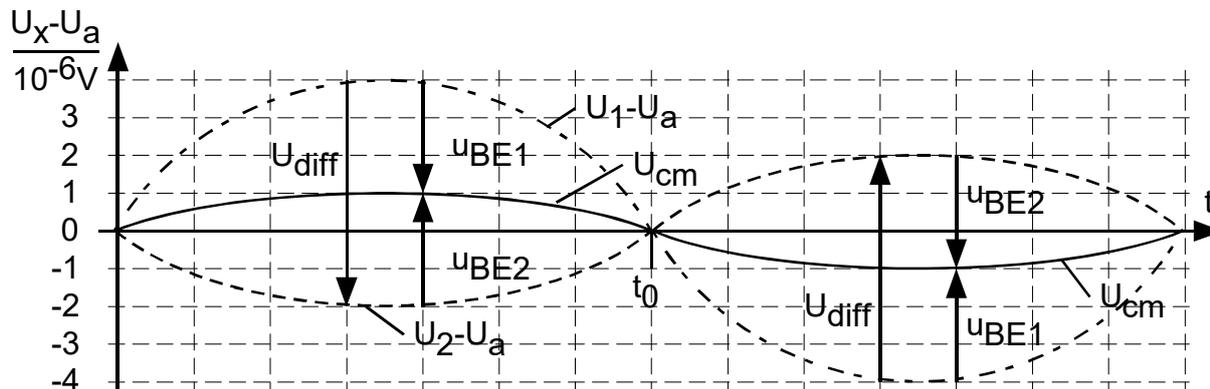


Bild 5.1.1.4: Die Eingangsspannungen U_1 und U_2 schwingen um den Arbeitspunkt U_a .

Bei hinreichend hoher Verstärkung des OP benötigt man nur einen sehr kleinen Spannungsbereich für U_{diff} . Beispiel: Wenn bei einem OP mit der Verstärkung $|A_V|=100\text{dB}$ das Ausgangssignal auf $|\hat{U}_{out}|\leq 5\text{V}$ beschränkt ist, dann ist die Eingangsspannung auf $|\hat{U}_{diff}|\leq 5\text{V}/10^5=50\mu\text{V}$ beschränkt. In diesem Fall darf man Bild 5.1.1.3 um $U_{diff}=0\text{V}$ linearisieren und die Kleinsignal-ESBs der Bilden 5.1.1.1(b) und 5.1.1.2(b) benutzen.

Der Übertragungsleitwert der Transistoren ist gegeben mit $g_m = I_{Ca} / u_T$. Im gegebenen Zahlenbeispiel ist das $g_m = I_{Ca} / u_T = I_p / 2u_T = 1\text{mA} / 25\text{mV} = 40\text{mS}$ für beide Transistoren.

Die Eingangswiderstände der Transistoren, i.e. r_{BE} , berechnen sich zu $r_{BE} = r_{BE1} = r_{BE2} = \beta / g_m = 120 / 40\text{mS} = 3\text{K}\Omega$.

Die Ausgangswiderstände der Transistoren, i.e. r_{CE} , berechnen sich zu $r_{CE} = r_{CE1} = r_{CE2} = V_A / I_C = 100\text{V} / 1\text{mA} = 100\text{K}\Omega$.

Das Eingangssignal der Schaltung ist das Differenzsignal am Eingang, i.e. $U_{diff} = U_1 - U_2$.

Unterdrückt werden soll dagegen das Gleichtaktsignal (engl.: common mode signal) am Eingang, i.e. $U_{cm} = (U_1 + U_2) / 2$.

Bild 5.1.1.4 zeigt ein beliebiges Beispiel für die Eingangssignale $U_1(t)$ und $U_2(t)$. Daraus folgen $U_{cm}(t)$ als deren Mittelwert, $U_{diff}(t)$ als deren Differenz, sowie $u_{BE1} = -u_{BE2} = u_{diff} / 2$.

Für den OP, der diese Eingangsstufe enthält, gelte $|A_V|=100\text{dB}$. Dann ist die Amplitude \hat{u}_{out} des OPs, der gemäß Bild 5.4 angesteuert wird, $\hat{u}_{out} = A_V \hat{u}_{diff} = 10^5 \cdot 6\mu\text{V} = 600\text{mV}$.

Die Kleinsignal-Ströme i_{m1} und i_{m2} gemäß Bild 5.1.1.2(b) für $u_{diff}=6\mu\text{V}$ sind $i_{m1} = g_m u_{BE1} = g_m u_{diff} / 2 = 40\text{mS} \cdot 6\mu\text{V} / 2 = 0,12\mu\text{A}$ und $i_{m2} = -i_{m1} = -0,12\mu\text{A}$.

5.1.1.5 Differentielle Eingangsstufe mit Kollektor-Widerstand

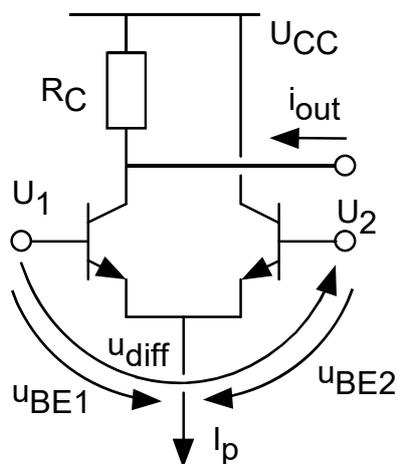


Bild 5.1.1.5 zeigt eine differentielle Verstärkerstufe mit einem Arbeitswiderstand R_C . Es sei weiterhin $I_p=2\text{mA}$. Dann ist der gesamte Übertragungsleitwert $G_m=i_{out}/u_{diff}$ der Stufe (Beweis siehe unten):

$$G_m = 0,5 \cdot g_{m1} = 20\text{mS} .$$

Die Ausgangsimpedanz Z_2 berechnet sich zu

$$Z_2 = R_C || r_{CE1} \cong R_C .$$

Daraus resultiert für $R_C=5\text{K}\Omega$ eine Spannungsverstärkung von

$$-A_V = G_m Z_2 \cong 20\text{mS} \cdot 5\text{K}\Omega = 100 .$$

Bild 5.1.1.5: differentielle Verstärkerstufe

Warum ist $G_m = 0,5 \cdot g_m$? Weil der Übertragungsleitwert der gesamten Stufe definiert ist als $G_m = i_{out} / u_{diff}$ bei $u_{out} = 0$ (i.e. $U_{out} = const$). Daraus folgt

$$G_m = i_{out} / u_{diff} = i_{C1} / u_{diff} = (g_m u_{BE1}) / (2u_{BE1}) = g_m / 2 .$$

Der Faktor $1/2$ folgt aus der Tatsache, daß in dieser Stufe nur der Ausgangsstrom eines von zwei Transistoren genutzt wird. Der Strom $i_{C2} = -i_{C1}$ geht ungenutzt in die Stromquelle. Dieses Modell gilt für Bild 5.1.1.5 und für alle drei Stufen in Bild 5.1.1.6.

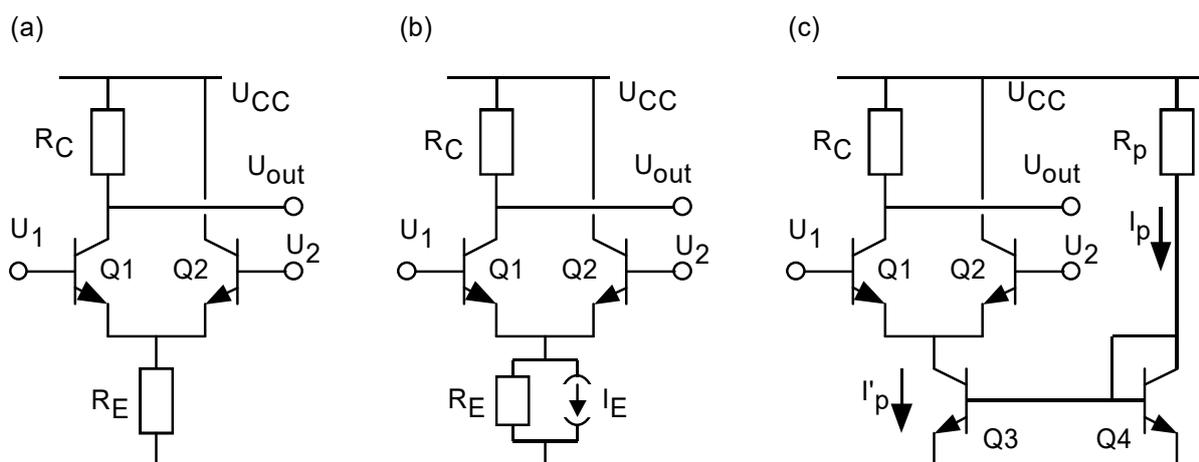


Bild 5.1.1.6: Differentielle Verstärkerstufen: (a) mit Emitter-Widerstand, (b) mit Emitter-Widerstand und paralleler Stromquelle, (c) Stromquelle realisiert mit Q_3, Q_4 . Der Polarisierungsstrom ist einstellbar mittels $I_p \cong I_p = (U_{CC} - U_{BE4}) / R_p$.

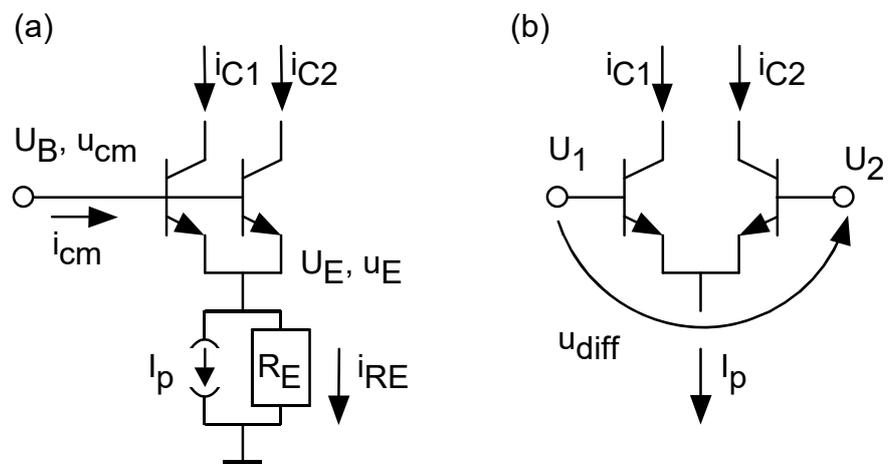
5.1.2 Eigenschaften und charakteristische Größen (optional)

5.1.2.1 Eingangsimpedanzen

Bild 5.1.2.1

Schaltung zur Ermittlung der Eingangsimpedanzen für

- (a) Gleichtaktsignale
(b) differentielle Signale



Die bipolare, differentielle Eingangsstufe hat eine Eingangsimpedanz für das Gleichtaktsignal, $Z_{in,cm}$, und eine in der Regel erheblich kleinere Eingangsimpedanz für das Differenzsignal, $Z_{in,diff}$.

Berechnung der Eingangsimpedanz für das Gleichtaktsignal, $Z_{in,cm}$ oder Z_{in}

Bild 5.1.2.1(a) dient zur Berechnung von $Z_{in}=Z_{in,cm}$. Die Basen der beiden Eingangstransistoren sind kurzgeschlossen. Es seien $U_E = U_B - 0,65V$, ferner $u_E = \Delta U_E$ und $u_{cm} = \Delta U_B$. Da die Basis-Emitter-Spannung konstant ist, folgt

$$u_E = u_{cm}$$

und somit für den Kleinsignalstrom durch den Emitter-Widerstand

$$i_{RE} = u_E / R_E = u_{cm} / R_E.$$

Der Strom i_{RE} teilt sich gleichmäßig auf die beiden Transistoren auf, da sie im Idealfall identisch sind. Im Emitter eines jeden Transistors fließt daher der Strom

$$i_E (=i_{E1}=i_{E2}) = \frac{1}{2} i_{RE}.$$

Bei einer Stromverstärkung β fließen ein Strom von

$$i_B (=i_{B1}=i_{B2}) = \frac{1}{2} i_{RE} / \beta_F$$

in jede Basis. Damit ergibt sich der gesamte Strom i_{cm} , der in beide Basen fließt, zu

$$i_{cm} = i_{B1} + i_{B2} = 2 \left(\frac{1}{2} i_{RE} / \beta_F \right) = u_{cm} / (\beta_F \cdot R_E)$$

und somit die Eingangsimpedanz $Z_{in,cm}$ für das Gleichtaktsignal u_{cm} in Bild 5.1.2.1(a):

$$Z_{in,cm} = u_{cm} / i_{cm} = \beta_F \cdot R_E.$$

Die Eingangsimpedanz für das Gleichtaktsignal ist die gleiche, wie für einen einzelnen bipolaren Transistor mit Emitter-Widerstand:

$$Z_{in,cm} = \beta_F \cdot R_E.$$

Berechnung der Eingangsimpedanz für das Differenzsignal, $Z_{in,diff}$.

Die Eingangsimpedanz $Z_{in,diff}$ für das Differenzsignal u_{diff} in Bild 5.1.2.1(b) ist aus Bild 5.1.2.1(b) sehr leicht zu ersehen: Zwischen den beiden Basen der bipolaren Transistoren liegen genau zwei Basis-Emitter-Strecken. Also ist

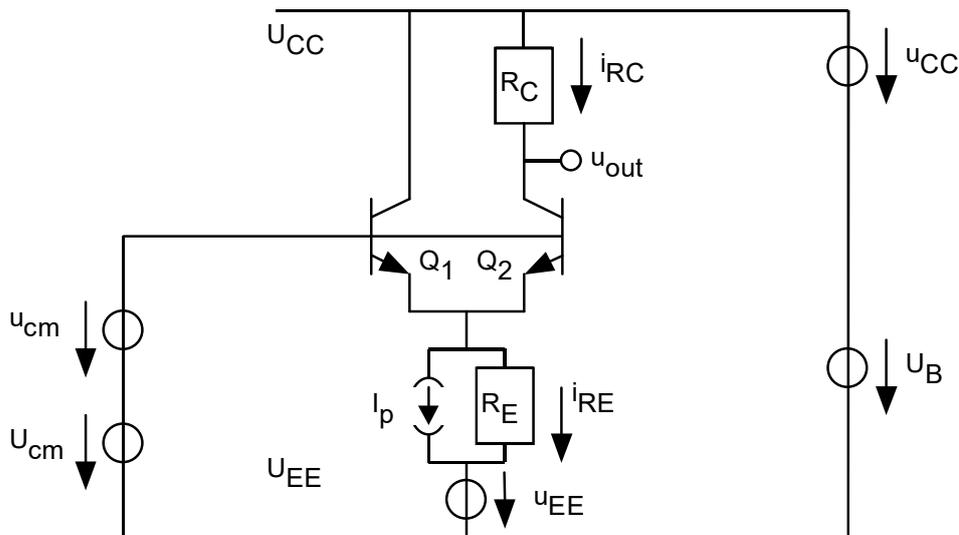
$$Z_{in,diff} = 2 r_{BE}.$$

Der Punkt, an dem die beiden Emitter der Eingangstransistoren sich treffen, nennt man virtuelle Masse (engl.: virtual ground). Die virtuelle Masse folgt dem Gleichtaktsignal, aber nicht dem Differenzsignal. Bewegt sich die Spannung an der linken Basis um $\frac{1}{2}\Delta u_{in}$ nach oben, dann bewegt sich die Spannung an der rechten Basis um $-\frac{1}{2}\Delta u_{in}$ nach unten. Der Punkt in der Mitte bewegt sich nicht.

5.1.2.2 Common Mode Rejection Ratio (CMRR)

Bild 5.1.2.2:

Anordnung zur Untersuchung der „Rejection Ratios“



In der Nähe von Maschinen und in besonderem Maße in Kraftfahrzeugen treten erhebliche elektro-magnetische Störungen auf. Fast jeder Autofahrer wünscht sich eine leistungsstarke Zündanlage, aber nur die wenigsten Autofahrer möchten die eigene Zündanlage oder die ihres Nachbarn im Autoradio hören.

Differentielle Leitungen benötigen eine Doppelleitung und keine Masseleitung. Störungen treffen beide Leitungen gleichermaßen und kommen daher als Gleichtaktsignal (engl.: common mode signal), während das Nutzsignal im Differenzsignal (engl.: differential signal) geführt wird. Daher besteht ein großes Bestreben, Verstärker zu bauen, welche das differentielle Signal hoch verstärken und das Gleichtaktsignal abblocken.

Die Verstärkung des Differenzsignals nennen wir A_V oder $A_{V,diff}$. Die Unterdrückung des Gleichtaktsignals im Vergleich zum Differenzsignal nennt man Common Mode Rejection Ratio oder kurz CMRR. Dies ist der Quotient aus der Verstärkung des Differenzsignals und der Verstärkung des Gleichtaktsignals. Ein guter Operationsverstärker sollte einen $CMRR \geq 80 \dots 100$ dB bieten.

Berechnung des CMRR: Ein Gleichtaktsignal u_{cm} verursacht die Ausgangsspannung u_{out} . Die gleiche Ausgangsspannung könnte durch das äquivalente differentielle Signal $u_{in,diff,equi} = u_{out} / A_{V,diff}$ erzeugt werden. Damit erhält man den CMRR zu

$$CMRR = \frac{u_{cm}}{u_{in,diff,equi}} = \frac{u_{cm}}{u_{out} / A_{V,diff}} = \frac{u_{cm}}{u_{out}} A_{V,diff} = \left| \frac{A_{V,diff}}{A_V(u_{cm})} \right| = A_{V,diff}|_{dB} - A_V(u_{cm})|_{dB}$$

wobei $A_V(u_{cm}) = u_{out}(u_{cm}) / u_{cm}$ die Verstärkung des Common-Mode-Signals ist.

Zur Berechnung des CMRR seien in Bild 5.1.2.2 $u_{cm} \neq 0$ und $u_{EE} = u_{CC} = 0$.

Bild 5.1.2.2 zeigt eine differentielle Verstärkerstufe mit kurzgeschlossenen Eingangsklemmen. Große Buchstaben symbolisieren konstante Größen, kleine Buchstaben symbolisieren Kleinsignalgrößen. Die Transistoren Q_1 und Q_2 seien identisch.

Der Kleinsignalstrom i_{RC} durch den Widerstand R_C in Bild 5.1.2.2 beträgt $i_{RC} = u_{cm} / 2R_E$, wenn man $i_{C2} \cong i_{E2}$ voraussetzt. Der Emitterstrom von Q_2 ist gegeben mit

$$i_{E2} = u_{cm} / 2R_E \quad (\text{siehe Berechnung von } Z_{in,cm}).$$

Dieser Emitterstrom fließt auch durch den Kollektor von Q_2 und somit auch durch R_C :

$$i_{RC} = i_{C2} \cong i_{E2} = u_{cm} / 2R_E .$$

Die Kleinsignal-Ausgangsspannung u_{out} berechnet sich damit zu

$$u_{out} = -R_C \cdot i_{C2} = -R_C \frac{u_{cm}}{2R_E} = -\frac{R_C}{2R_E} u_{cm} \Rightarrow A_V(u_{cm}) = \frac{u_{out}}{u_{cm}} = \frac{R_C}{2R_E}$$

Dies setzen wir ein in die Formel zur Berechnung des CMRR:

$$CMRR = \left| \frac{A_{V,diff}}{A_V(u_{cm})} \right| = \left| \frac{\frac{g_m R_C}{2}}{\frac{R_C}{2R_E}} \right| = g_m R_E .$$

Zusammengefaßt gilt für die Schaltung in Bild 5.1.2.2

$$CMRR = g_m R_E .$$

Dies ist kein besonders guter Wert, aber die Formel läßt erkennen: Ersetzt man R_E durch eine hochohmige Stromquelle mit Innenwiderstand R'_E , dann steigt der CMRR linear mit R'_E . Hier bietet sich z.B. die Verwendung kaskodierter Transistoren oder eines Wilson-Spiegels als hochohmige Stromquelle an.

5.1.2.3 Power Supply Rejection Ratio (PSRR)

Nicht nur Gleichtaktsignale, auch Spannungsspitzen auf den Versorgungsleitungen können das Ausgangssignal stören. In einem Auto beispielsweise können Verbraucher wie Anlasser, Scheinwerfer, Fensterheber, etc. Störsignale auf den Versorgungsleitungen verursachen. Der Power Supply Rejection Ratio, kurz PSRR, ist der Quotient aus der Verstärkung des Nutzsignals und der Verstärkung der Störung. Die gleichen Überlegungen wie zur Herleitung der Formel für den CMRR ergeben in diesem Fall

$$\boxed{PSRR^+} = \frac{u_{CC}}{u_{in,diff,equi}} = \frac{u_{CC}}{u_{out}} A_V, \quad \boxed{= \frac{|A_{V,diff}|}{|A_V(u_{CC})|} = A_{V,diff}|_{dB} - A_V(u_{CC})|_{dB}}$$

$$\boxed{PSRR^-} = \frac{u_{EE}}{u_{in,diff,equi}} = \frac{u_{EE}}{u_{out}} A_{V,diff}, \quad \boxed{= \frac{|A_{V,diff}|}{|A_V(u_{EE})|} = A_{V,diff}|_{dB} - A_V(u_{EE})|_{dB}}$$

wobei u_{CC} und u_{EE} die Störsignale auf den Versorgungsleitungen U_{CC} und U_{EE} sind.

Zur Berechnung des PSRR⁻ seien in Bild 5.1.2.2 $u_{EE} \neq 0$ und $u_{cm} = u_{CC} = 0$.

Aus Bild 5.1.2.2 wird klar, daß für diese Schaltung

$$PSRR^- = CMRR$$

sein muß. Denn es spielt für die Berechnung des Ergebnisses keine Rolle, ob man u_{cm} bewegt und $u_{EE} = 0$ setzt, oder ob man u_{EE} bewegt und $u_{cm} = 0$ setzt.

Zur Berechnung des PSRR⁺ seien in Bild 5.1.2.2 $u_{CC} \neq 0$ und $u_{cm} = u_{EE} = 0$.

Zur Berechnung des PSRR⁺ für Bild 5.1.2.2 sei daran erinnert, daß der gemeinsame Emitterknoten von Q_1 und Q_2 als virtuelle Masse agiert. Die Ausgangsspannung u_{out} entsteht daher durch den resistiven Spannungsteiler aus R_C und r_{CE2} :

$$u_{out} = \frac{r_{CE2}}{r_{CE2} + R_C} u_{CC}$$

Für $r_{CE} \gg R_C$ ergibt sich der äußerst ungünstige Fall $u_{out} \cong u_{CC}$, Störungen gelangen ungedämpft zum Ausgang. Um den PSRR⁺ dieses Verstärkers signifikant zu verbessern, muß R_C durch eine hochohmige Stromquelle mit einem Innenwiderstand $R'_C \gg r_{CE2}$ ersetzt werden.

Der PSRR⁺ berechnet sich mit obiger Beziehung zu

$$PSRR^+ = \frac{u_{CC}}{u_{out}} A_V = \frac{r_{CE2} + R_C}{r_{CE2}} |A_V|.$$

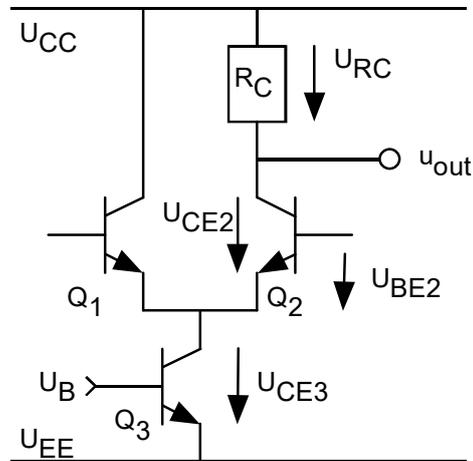
Für $r_{CE} \gg R_C$ ergibt sich $PSRR^+ \cong |A_V|$.

5.1.2.4 Common Mode Range (CMR) oder Input Voltage Range (IVR)

Der Common Mode Range, kurz CMR, ist der Spannungsbereich, in dem die Eingänge des Verstärkers betrieben werden dürfen.

Bild 5.1.2.4:

Anordnung zur Untersuchung des Common Mode Range (CMR) oder Input Voltage Range (IVR)



Die Stromquelle I_p mit Innenwiderstand R_E in Bild 5.1.2.2 werde in Bild 5.1.2.4 durch den Bipolartransistor Q_3 realisiert.

Die minimale Spannung, welche die Eingangsklemmen des Verstärkers annehmen dürfen, ist

$$\Rightarrow \text{CMR}_{\min} = U_{EE} + U_{CE3,\text{sat}} + U_{BE2} \cong U_{EE} + 0,25\text{V} + 0,65\text{V} \cong U_{EE} + 0,9\text{V}.$$

Darunter sättigt Q_3 und stellt die Funktion der Schaltung in Frage.

Die maximale Spannung, welche die Eingangsklemmen des Verstärkers annehmen dürfen, ist

$$\Rightarrow \text{CMR}_{\max} = U_{CC} - U_{RCa} - U_{CE,\text{sat}2} + U_{BE2}.$$

Darüber sättigt Q_2 und stellt die Funktion der Schaltung in Frage.

Der CMR für die Schaltung in Bild 5.1.2.4 ist also gegeben mit

$$\Rightarrow \text{CMR} = (U_{EE} + U_{CE,\text{sat}3} + U_{BE1,2}) \dots (U_{CC} - U_{RCa} - U_{CE,\text{sat}2} + U_{BE2}).$$

5.2 Differentielle Verstärkerstufen für analoge Signale

5.2.1 Differential-In – Differential-Out Verstärker mit passiver Last

5.2.1.1 Differential Input to Differential Output Verstärker, Emitter direkt gekoppelt

Bild 5.2.1.1:

- (a) Differentiell-ein - differentiell-aus -Verstärker mit passiver Last.
- (b) Kleinsignal ESB mit Übertragungsleitwerten
- (c) Kleinsignal ESB mit Spannungsquellen

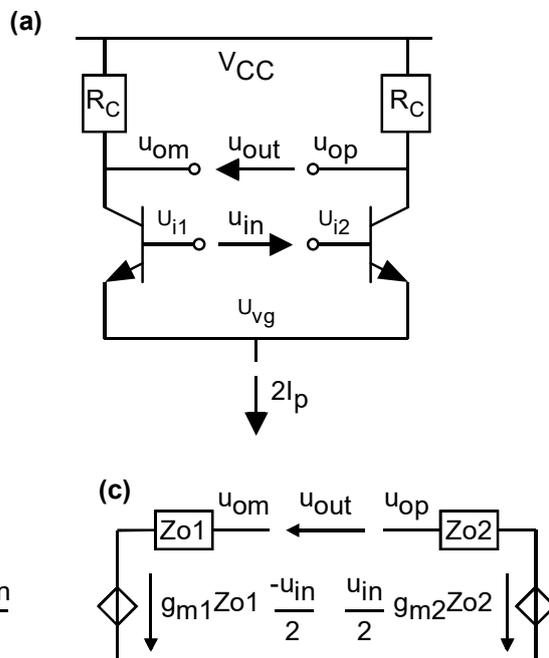


Bild 5.2.1.1(a) zeigt einen Diff-in / Diff-out - Verstärker mit passiver Last. Die identischen Transistoren Q_1 und Q_2 haben im Arbeitspunkt den Übertragungsleitwert g_m . Die beiden Kollektorwiderstände R_{C1} und R_{C2} seien gleich groß. Die Emitterspannung U_{vg} (virtual ground) bewegt sich bei kleinen Differenzsignalen nicht, denn so weit sie von der einen Basis-Emitter-Strecke nach oben gezogen wird, soweit wird sie von der anderen nach unten gezogen. Der Punkt wird daher auch als virtuelle Masse (engl.: virtual ground) angesehen. Da sich U_{vg} (für kleine Differenzsignale) nicht bewegt, können wir die beiden Seiten des Verstärkers wie einzelne, unabhängige Inverter berechnen. Modellieren wir nun die beiden Zweige einzeln so ergibt sich mit $u_{in} = u_{i1} - u_{i2}$

$$u_{om} = -g_{m1}Z_{o1} \frac{u_{in}}{2} \quad (\text{hier } \approx -g_m R_C u_{in}/2) \tag{5.2-1}$$

$$u_{op} = +g_{m2}Z_{o2} \frac{u_{in}}{2} \quad (\text{hier } \approx g_m R_C u_{in}/2) \tag{5.2-2}$$

Die differentielle Verstärkung $A_{V,diff}$ berechnet sich zu

$$A_{V,diff} = \frac{u_{op} - u_{om}}{u_{in}} = \frac{(g_{m2}Z_{o2} - (-g_{m1}Z_{o1})) \cdot u_{in} / 2}{u_{in}} = \frac{g_{m1}Z_{o1} + g_{m2}Z_{o2}}{2} \tag{5.2-3}$$

Für symmetrische Verhältnisse $g_{m1}=g_{m2}$ und $Z_{o1}=Z_{o2}$ ergibt sich

$$A_{V,diff} = g_m Z_0 \xrightarrow{Z_o \rightarrow R_C} g_m R_C.$$

CMRR: Der Common Mode Rejection Ratio dieser Schaltung kann mit $CMRR = \infty$ angegeben werden, und zwar aus Symmetriegründen: $U_{o,1}$ und $U_{o,2}$ sind von Störungen auf dem Gleichtaktsignal immer gleichermaßen betroffen.

PSRR±: Der Power Supply Rejection Ratio für Störungen auf V_{CC} oder V_{EE} ($PSRR^+$ oder $PSRR^-$) mit $PSRR \Rightarrow \infty$ angegeben werden, und zwar ebenfalls aus Symmetriegründen: $U_{o,1}$ und $U_{o,2}$ sind von Störungen auf U_{CC} sind immer gleichermaßen betroffen.

5.2.1.2 Differential Input to Differential Output Verstärker, Emitter getrennt

Bild 5.2.1.2:
Differenziell-ein -
differenziell-aus -
Verstärker mit
passiver Last.

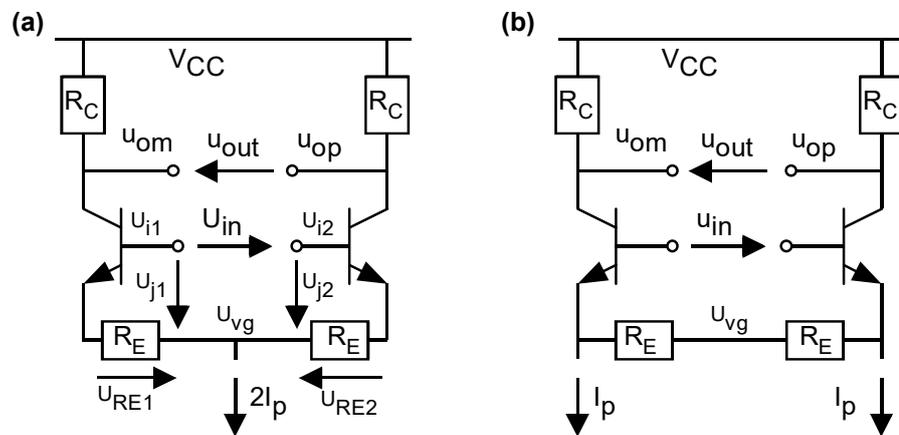


Bild 5.2.1.2(a) zeigt eine Variante der vorherigen Eingangsstufe, wobei die Verstärkung des rechten und linken Zweiges durch je einen Emitterwiderstand R_E gedämpft wurde. Für $U_{vg}=\text{konstant}$ kann man beide Zweige als zwei unabhängige Verstärker mit Emitterwiderstand betrachten. Mit

$$u_{in} = u_{j1} - u_{j2} \quad \text{und folglich} \quad u_{j1} = -u_{j2} = \frac{1}{2} u_{in}$$

ergibt sich der Spannungsteiler zwischen dem Ausgangswiderstand des Emitters und R_E :

$$u_{RE1} = -u_{RE2} = \frac{R_E}{R_E + r_m} u_{jx} \quad (x=1,2)$$

mit der Kleinsignalimpedanz $r_m=1/g_m$ des Emitters. Vernachlässigt man den Basistrom der Transistoren, dann ist

$$i_{C,x} \cong I_{Ex} = \frac{u_{REx}}{R_E} = \frac{u_{jx}}{R_E + r_m} \quad \left(\text{aus} \quad \frac{1}{R_E} u_{REx} = \frac{1}{R_E} \frac{R_E}{R_E + r_m} u_{jx} \right).$$

Linker und rechter Zweig verstärken aufgrund ihrer Symmetrie mit gleicher Amplitude und umgekehrtem Vorzeichen, so dass

$$u_{om} = -i_{C1}R_C \cong -\frac{1}{2} \frac{R_C}{r_m + R_E} u_{in} \quad \text{und} \quad u_{op} = -i_{C2}R_C \cong \frac{1}{2} \frac{R_C}{r_m + R_E} u_{in}$$

Die Verstärkung ist gedämpft, aber der Bereich in dem Eingangssignale u_{in} linear verstärkt werden, ist sehr viel größer geworden. CMRR und PSRR $^{\pm}$ sind unverändert sehr gut.

Bildteil (b) zeigt eine Variante, bei der eine Erhöhung von I_p keine Auswirkung auf die untere Grenze des Common-Mode-Bereiches von U_{in} hat.

5.2.1.3 Digitally Programmable Gain Amplifier (PGA)

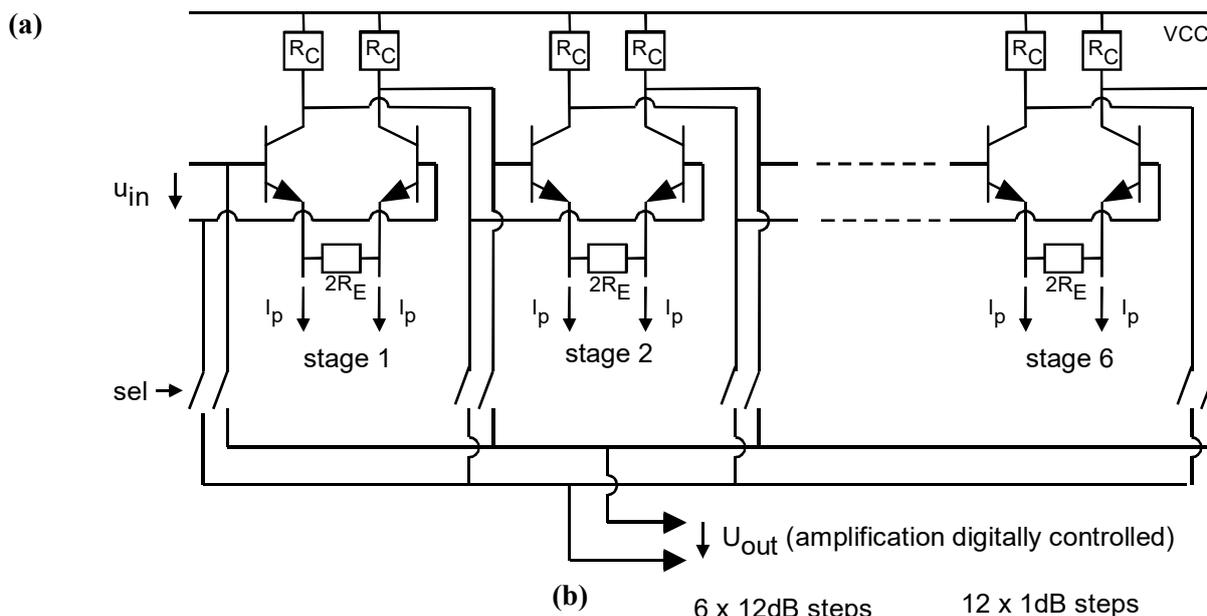


Bild 5.2.1.3:
 (a) Sechsstufiger PGA,
 (b) 84-stufiger PGA gemäß Referenz [10]: PGA1 schaltet 6 Stufen á 12dB und PGA2 schaltet 11 Stufen á 1dB.

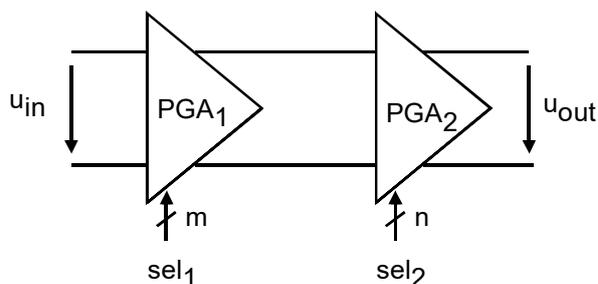


Bild 5.2.1.3(a) zeigt einen Verstärker mit digital programmierbarer Verstärkung (PGA = Programmable Gain Amplifier), wie er z.B. in Mobiltelefonen oder Autoradios verwendet wird. Er kann große Störungen auf den Versorgungsleitungen unterdrücken und starke Schwankungen der Signalstärke ausgleichen. Vorteile:
 Hoher CMRR gegen Gleichtaktsignale auf der signalleitung.
 Hoher PSRR gegen Störungen auf den Versorgungsleitungen (z.B. im Auto),

Bildteil (b) illustriert, wie man mit PGAs 0...83dB schaltbar in 1dB-Schritten erreicht.

Single-Ended Verstärker mit zusätzlicher passiver Last

5.2.1.4 Verstärkung mit Lastimpedanz

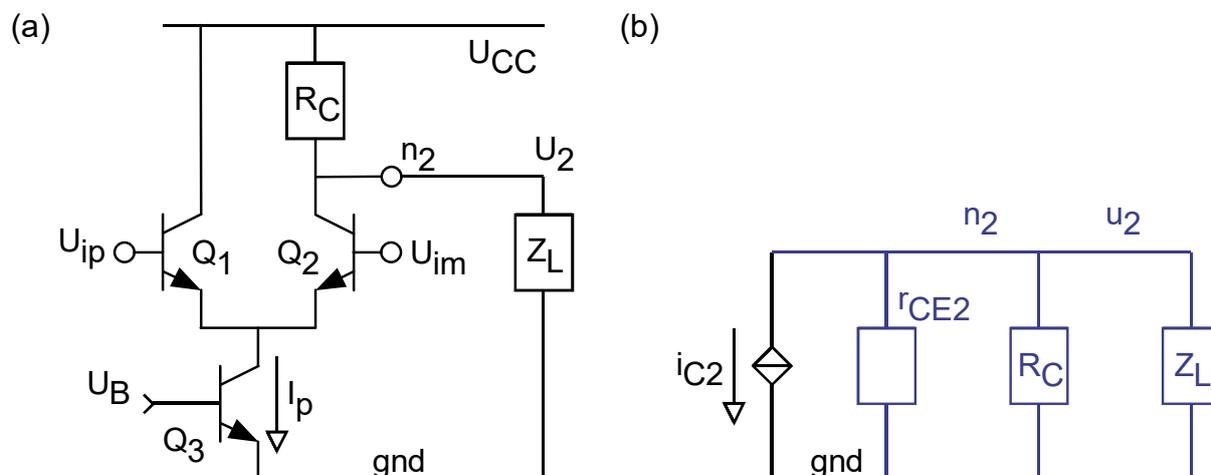


Bild 5.2.2.1: (a) Differentieller Verstärker, (b) Kleinsignal-ESB für den Ausgangsknoten.

Bildteil (a) zeigt eine differentielle Eingangsstufe, die mit der Impedanz Z_L belastet wird. Bildteil (b) zeigt die Kleinsignalsituation für den Ausgangsknoten: Z_L vermindert den Widerstand des Knotens n_2 und mindert somit die Verstärkung der Stufe.

Der Strom bezeichnet i_{c2} in Bildteil (b) bezeichnet den Kleinsignal-Kollektorstrom des Transistors Q_2 .

Der Übertragungsleitwert von Q_1 und Q_2 sei g_m . Er berechnet sich zu

$$g_m = \frac{1}{2} I_p / u_T \quad \text{wobei } u_T = kT/q ,$$

der Faktor $\frac{1}{2}$ kommt durch die Aufteilung des Stromes auf Q_1 und Q_2 . Daraus folgt für i_{c2} als Funktion von $u_{diff} = u_{ip} - u_{im}$:

$$i_{c2} = g_m u_{im} = -g_m \frac{1}{2} u_{diff}$$

und für u_2 als Funktion von u_{diff} und Z_2 , wobei $Z_2 = (r_{CE2} \parallel R_C \parallel Z_L)$:

$$u_2 = -i_{c2} Z_2 = \frac{1}{2} g_m Z_2 u_{diff}$$

Die Verstärkung $A_V = u_2 / u_{diff}$ erhält man nun mit

$$A_V = \frac{1}{2} g_m Z_2 \quad (= \frac{1}{4} I_p Z_2 / u_T)$$

wobei in Z_2 die Minderung durch die Parallelschaltung von Z_L eingerechnet ist.

Bleibt der Ausgang unbelastet, dann arbeitet dieser Strom auf dessen Impedanz und bewirkt die Spannungsverstärkung

$$A_V = u_{out} / u_{in} = -G_m (r_{CE4} \parallel r_{CE5}) \approx -\frac{1}{2} \beta_4 g_m (r_{CE4} \parallel r_{CE5}) .$$

Dies ist nicht nur eine angenehm hohe Verstärkung, sondern die Spannung U_{out} kann auch fast den gesamten Spannungsbereich von gnd bis V_{CC} durchfahren. Zwischen Basis und Kollektor von Q_4 findet man häufig noch eine Millerkapazität zur Frequenzkompensation.

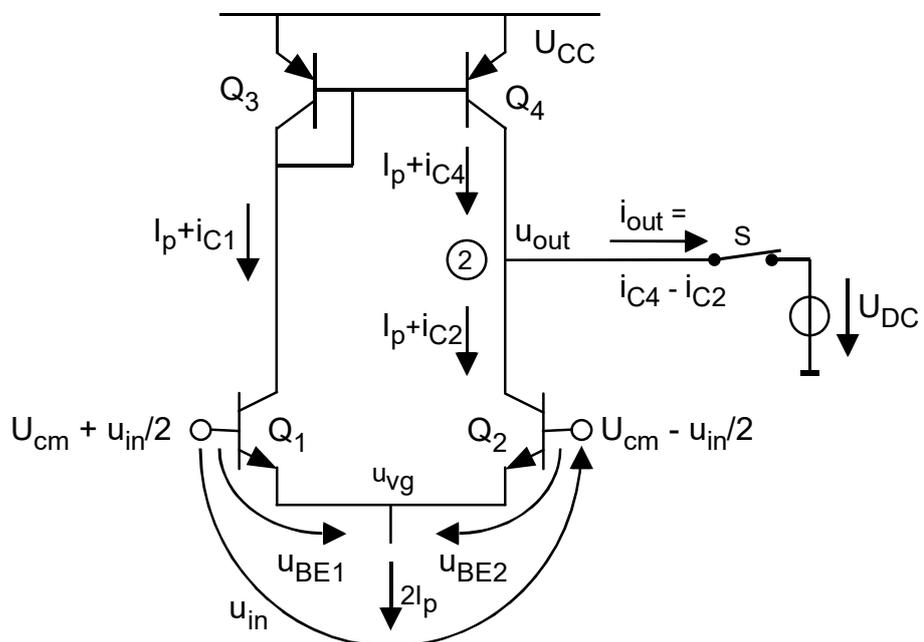
5.2.2 Differentielle Verstärker mit aktiver Last

5.2.2.1 Differentielle Eingangsstufe mit Stromspiegel

Bild 5.2.3.1:
Differentielle
Eingangsstufe.

Es sei

$$\begin{aligned} g_m &:= \\ &= g_{m1} = g_{m2} \\ &= g_{m3} = g_{m4} \end{aligned}$$



Der Aufgabau der folgenden Kapitel wurde einer Prüfung entnommen. Sie können diese nachvollziehen, indem Sie die Antworten (blau) abdecken.

Situation (a): Der Schalter S in Bild 3 ist leitend

Der Ausgang der Eingangsstufe ist mit der DC-Spannungsquelle U_{DC} verbunden, so dass sich die Ausgangsspannung u_{out} am Knoten 2 nicht bewegen kann. Mit welcher Größe steuern wir nun die Last (hier dargestellt durch U_{DC})?

(1P)

Mit dem Ausgangsstrom i_{out}

Wie groß sind die Kleinsignalspannungen u_{BE1} und u_{BE2} als Funktion von u_{in} ?

(2P)

$$u_{BE1} = \frac{1}{2} u_{in} , \quad u_{BE2} = -\frac{1}{2} u_{in}$$

Wie groß sind die Kleinsignalströme i_{C1} und i_{C2} als Funktion von u_{in} und g_m ($=g_{m1}=g_{m2}$)?

(2P)

$$i_{C1} = g_m u_{BE1} = \frac{1}{2} g_m u_{in} , \quad i_{C2} = g_m u_{BE2} = -\frac{1}{2} g_m u_{in}$$

Wie groß ist der Kleinsignalstrom i_{C4} als $f(i_{C1})$? (Begründung notwendig!)

(1P)

$$i_{C4} = i_{C1} \text{ wegen Stromspiegel } Q_3 : Q_4$$

Wie groß ist der Kleinsignalstrom i_{out} als Funktion von u_{in} ? (Nachvollziehbare Rechnung!)

(2P)

$$i_{out} = i_{C4} - i_{C2} = i_{C1} - i_{C2} = \frac{1}{2} g_m u_{in} - (-\frac{1}{2} g_m u_{in}) = g_m u_{in}$$

Der Gesamtübertragungsleitwert ist per Def. $G_m=g_m$. Geben Sie G_m als $f(I_p, u_T)$ an.

(2P)

$$G_m(g_m) = i_{out} / u_{in} = g_m u_{in} / u_{in} = g_m$$

$$G_m(I_p, u_T) = I_{Cx} / u_T = I_p / u_T$$

Situation (b): Der Schalter S in Bild 3 ist nicht-leitend

Der Ausgang der Eingangsstufe ist mit einer Last verbunden, die einen unendlich hohen Eingangswiderstand hat, so dass der oben berechnete Ausgangsstrom $i_{out}=0$ wird. Mit welcher Größe steuern wir nun die Last?

(1P)

Mit der Ausgangsspannung u_{out}

Warum nennt man den Knoten, der die Emitter von Q_1 und Q_2 verbindet, auch „virtuelle (Kleinsignal-) Masse“ ?

(2P)

Er bewegt sich nicht für rein differentielle Kleinsignal-

Spannungen u_{in} und verhält sich daher wie eine Masse

Welche Impedanz hat der Knoten Z_2 (=Ausgang der Schaltung) als $f(r_{CEx})$?

(1P)

(Im Folgenden Parallel-Zeichen $||$ nicht weiter auflösen.)

$$Z_2 = r_{CE2} || r_{CE4}$$

Welche Impedanz hat der Knoten Z_2 (=Ausgang der Schaltung) als $f(V_{Ax}, I_p)$?

(2P)

$$Z_2 = (V_{A2}/I_p) || (V_{A4}/I_p) = (V_{A2} || V_{A4}) / I_p$$

Welche Spannungsverstärkung $A_V = u_{out}/u_{in}$ liefert die Schaltung in Bild 3 als $f(V_{Ax}, u_T)$?

(2P)

$$A_V = G_m Z_2 = (I_p/u_T) (V_{A2} || V_{A4}) / I_p = (V_{A2} || V_{A4}) / u_T$$

Rechnen mit konkreten Größen

Wie groß ist G_m für $u_T=26mV$, $I_p=104\mu A$?

(1P)

$$G_m = g_m = I_{Cx}/u_T = I_p/u_T = 104\mu A/26mV = 4mA/V$$

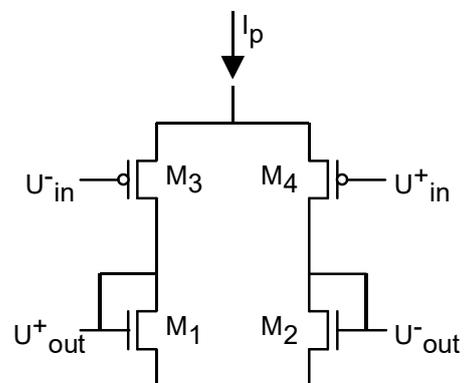
Wie groß ist A_V für $u_T=26mV$, $V_{Ax}=104V$ ($x=1...4$)?

(1P)

$$A_V = (104V || 104V) / 26mV = 2000$$

5.2.2.2 Einfachste Differential Input to Differential Output CMOS Stufe

Bild 5.2.2.3: Einfacher Diff-In / Diff-Out Verstärker. Wenn $\beta_n = \beta_p$:
 $U^+_{out} - U^-_{out} = U^+_{in} - U^-_{in}$. Vorsicht: für $\beta_n \neq \beta_p$
 nichtlineare Verstärkung.



5.2.2.3 Einfacher Rail-to-Rail Push-Pull CMOS Operationsverstärker

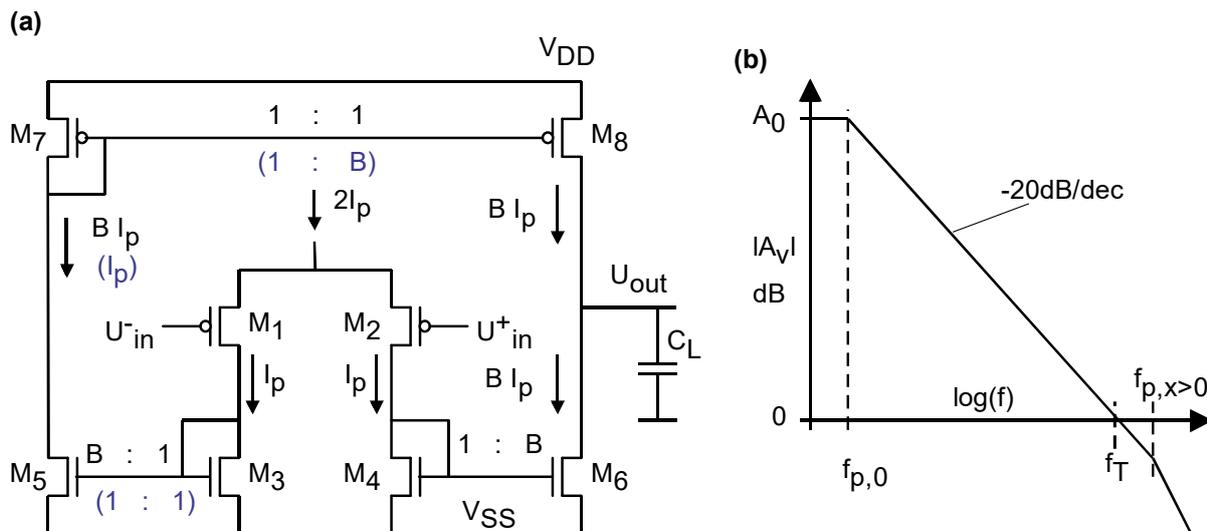


Bild 5.2.2.4: (a) CMOS OTA Schaltung, oft als Arbeitspferd der Mikroelektronik bezeichnet. (Die optionale Dimensionierung in Klammern verringert den Ruhestrom, belastet aber die Eingangsstufe asymmetrisch.) (b) Spannungsverstärkung $A_v(jf)$ bei kapazitiver Last.

Ausgangsimpedanz: $Z_{out} = 1 / (g_{ds6} + g_{ds8}) = 1 / (B \cdot I_p (\lambda_6 + \lambda_8))$

(R_{out} ist relativ groß, daher wird ein solcher Verstärker oft auch als Spannungs-gesteuerte Stromquelle, engl. „Operational Transconductance Amplifier“ oder kurz „OTA“, bezeichnet.)

Verstärkung: $A_0 = B G_m Z_{out}$ mit $G_m = g_{m1} = g_{m2}$ und $g_m = 2\sqrt{\beta I_p}$.

Pole:

$f_{p,0} = R_{out} C_L$, bei kapazitiver Belastung mit C_L ,

$f_{p,1} = g_{m3} / (2\pi(C_{gs3} + C_{gs5}))$, [genauer: $f_{p1} = 1 / 2\pi((r_{m3} || r_{ds1})(C_{gs3} + C_{gs5} + C_{gd1}))$], wobei $r_{m,x} = 1 / g_{m,x}$,

$f_{p,2} = g_{m4} / (2\pi(C_{gs4} + C_{gs6}))$,

$f_{p,3} = g_{m7} / (2\pi(C_{gs7} + C_{gs8}))$,

Verstärkungsbandbreite-Produkt: $GB = A_0 f_{p0} = B G_m R_{out} / (2\pi C_L R_{out}) = B G_m / (2\pi C_L) \neq f(R_{out})$

Transitfrequenz wenn $f_{p,x>0} > f_T$: $f_T = GB$ (wegen konstantem GB bei $-20dB/dec$)

Maximaler Ausgangsstrom: $I_{out} = 0 \dots B \cdot 2I_p$.

Nachteil: Hoher Ruhestrom: $(2B+2)I_p$ bei $M_5:M_3=B:1$ und $M_7:M_8=1:1$.

$(B+3)I_p$ bei $M_5:M_3=1:1$ und $M_7:M_8=1:B$.

Im Falle $M_5:M_3=B:1$, $M_7:M_8=1:1$ ist der Strom etwas höher und die Symmetrie etwas perfekter, als für $M_5:M_3=1:1$, $M_7:M_8=1:B$.

5.3 Beispiele für „Diff-In / Single-Ended-Out“ Verstärker

5.3.1 Das dreistufige Verstärkerprinzip für „Single-Ended“ Ausgänge

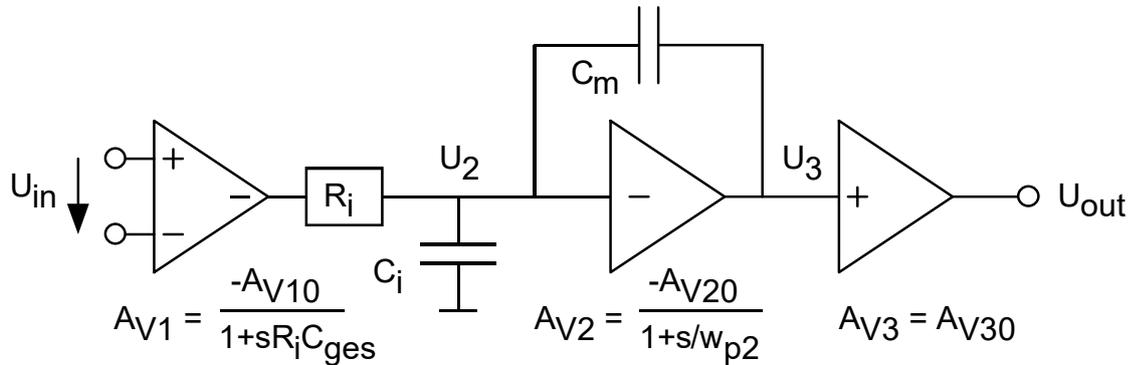


Bild 5.3.1-1: Dreistufiger Verstärker mit Miller-Kompensation

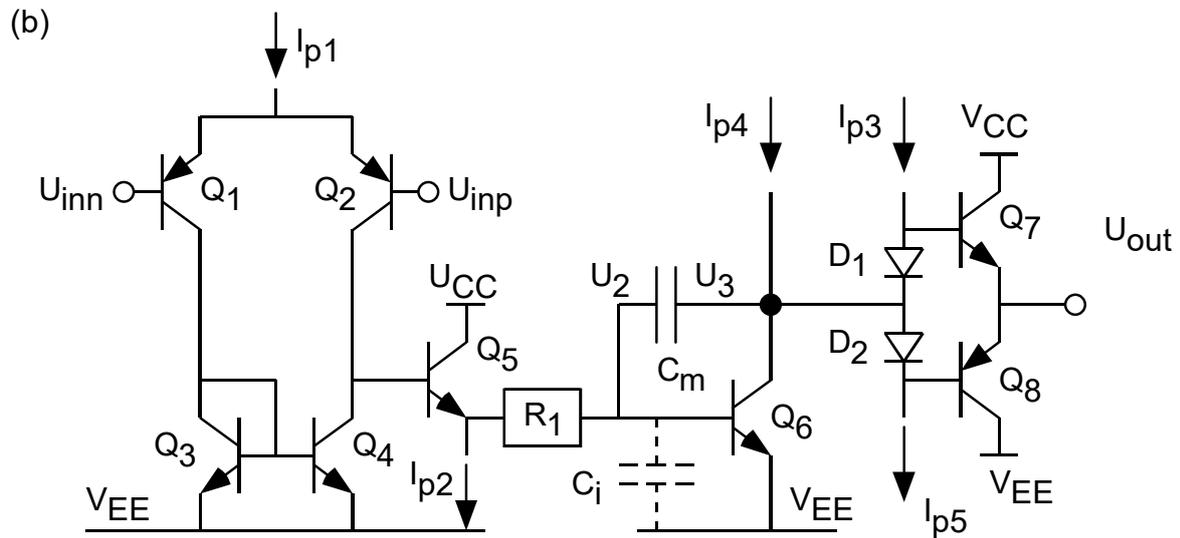


Bild 5.3.1-2: Realisierung des dreistufigen Verstärkers mit Stromquellen

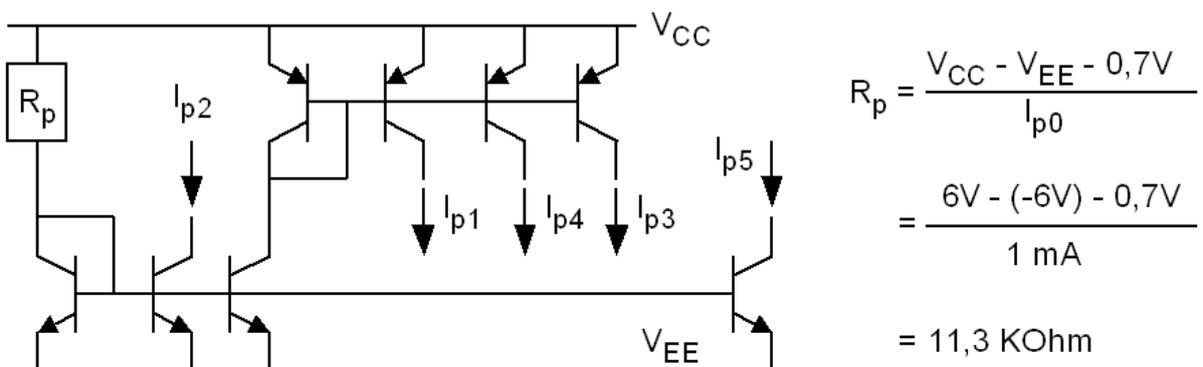


Bild 5.3.1-3: Erzeugung der Stromquellen (biasing circuit)

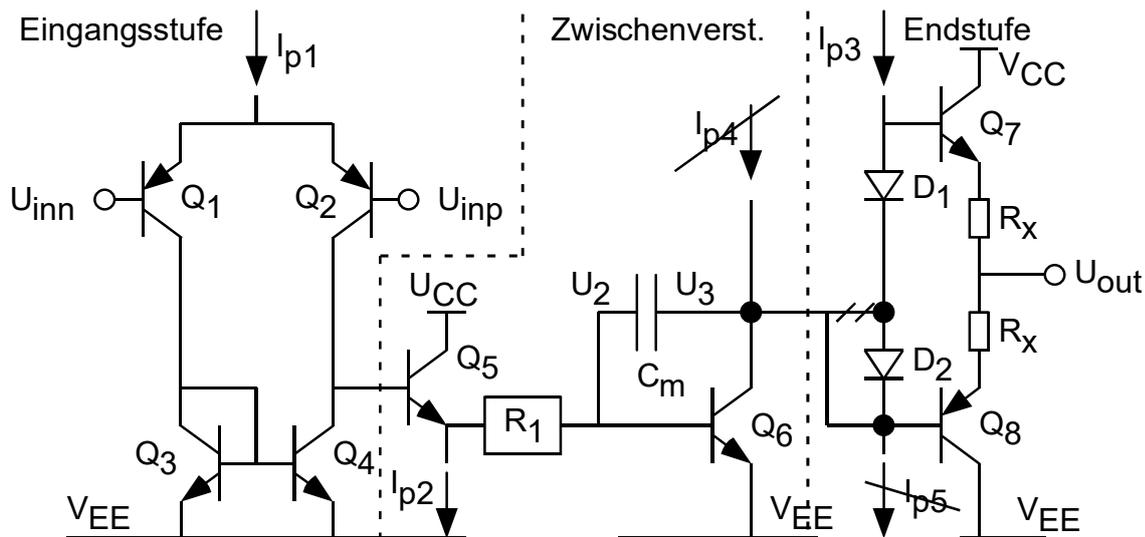


Bild 5.3.1-4: Die Stromquellen I_{p4} und I_{p5} heben sich heraus, wenn man an der Basis von Q_8 ankoppelt.

Diskrete Billiglösung: Stromquellen durch Widerstände ersetzt. Verstärkung durch die Rückkopplung über R_7, R_6 bereits fest eingebaut. Einsparung der negativen Stromquelle durch künstlichen Ruhepunkt mittels R_1, R_2 und Abblocken der Gleichspannung durch C_1, C_2, C_5 . Dadurch geht die DC-Fähigkeit verloren. Einsatzgebiet: Audioverstärker

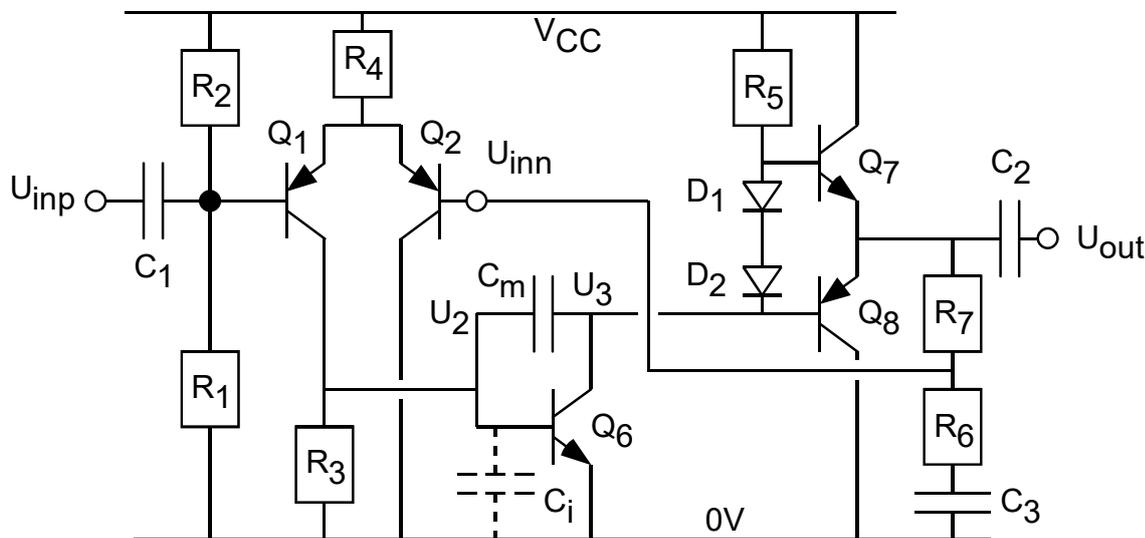


Bild 5.3.1-5: Realisierung des dreistufigen Verstärkers mit Widerständen

5.3.2 Der TL08x von Texas Instruments

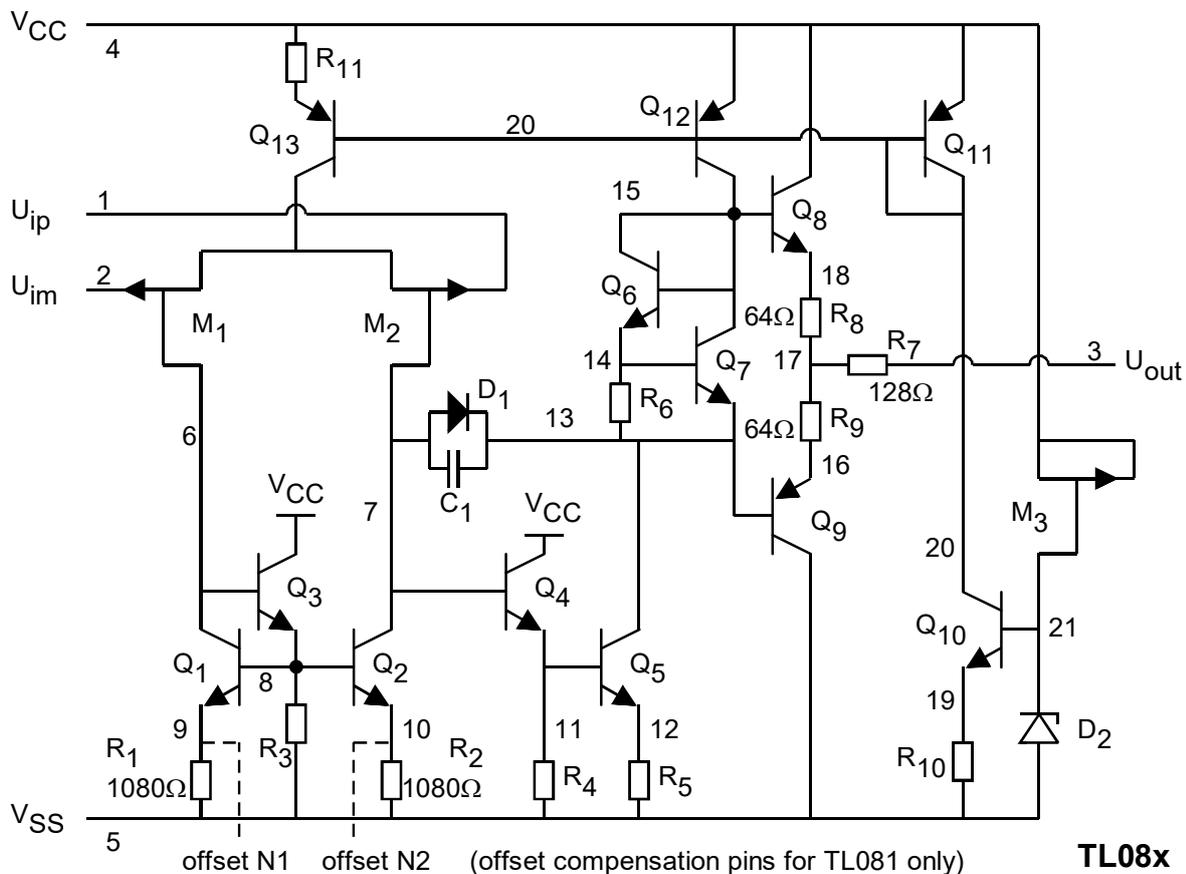


Bild 5.3.2: Verstärker der TL08x Familie von Texas Instruments.

- "Biasing Circuit": Q10, Q11, Q12, Q13, M3, D2, R10, R11
 Eingangsstufe: M1, M2, Q1, Q2, Q3, R1, R2, R3
 Zwischenverstärker: Q4, Q5, R4, R5, D1, C1:
 (1. verstärken, 2. Pegelschieben, 3. Frequenzkompensation)
 Endstufe : Q6, Q7, Q8, Q9, R6, R7, R8, R9,
 Transistor Q3: Teilt Belastung von I_{C1} durch $I_{B1}+I_{B2}$ durch β_3
 Transistoren Q1, Q2: Stromspiegel
 Q11, Q12, Q13: Stromspiegel
 Widerstand R3: I_{E3} vergrößern, ist nun fast unabhängig von $I_{B1}+I_{B2}$
 R10, Q10, D2: Stromquelle: $I_{C10} = (U(D_2) - U_{BE10}) / R_{10}$
 Widerstand R11: I_{C13} (betragsmäßig) verringern gegenüber I_{C11} und I_{C12}
 Transistoren Q6, Q7: Vorspannungserzeugung für Endstufentransistoren Q8, Q9
 Transistoren Q8, Q9: Endstufentransistoren, reine Stromverstärkung
 Widerstände R8, R9: Ruhestrombegrenzung
 Knoten 7: Spannungsverstärkung durch Einspeisung eines Stromes auf die relativ hohe DC-Impedanz $Z_7 = r_{CE2} || r_{DS2}$
 Knoten 13, 14, 15: sind durch weitgehend konstante Spannungsdifferenz elektrisch verbunden, Spannungsverstärkung durch Einspeisung eines Stromes auf die relativ hohe DC-Impedanz $Z_{13} = r_{CE5} || r_{CE12}$

5.4.2 Einfacher Diff-In / Diff-Out - Verstärker

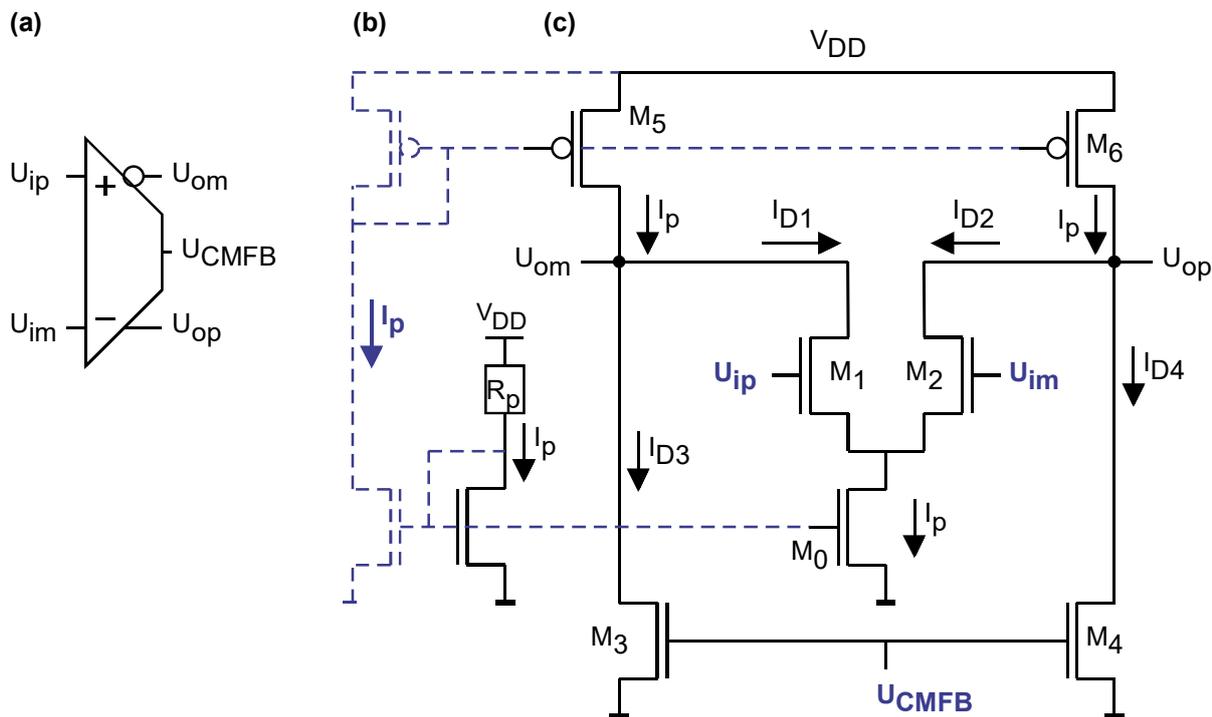


Bild 5.4.2: Diff-In/Diff-Out - Verstärker: (a) Symbol, (b) Biasing-Circuit, (c) Stromlaufplan

Bild 5.4.2 zeigt den vorgestellten Folded-Coscode-Verstärker mit Stromquellen-Transistoren M_5, M_6 und deren Vorspannungserzeugung (Biasing Circuit). Von U_{om} nach U_p kommt man auf den drei parallelen Pfaden durch M_1, M_2, M_3, M_4 und M_5, M_6 , so dass

$$Z_{out} = (r_{ds1} + r_{ds2}) \parallel (r_{ds3} + r_{ds4}) \parallel (r_{ds5} + r_{ds6}).$$

Ansonsten gilt weiterhin $A_{V,diff} = G_m Z_{out}$ mit $G_m = \frac{g_{m1}}{2} = \frac{g_{m2}}{2}$.

Die Ströme im Arbeitspunkt bleiben $I_{D1a} = I_p/2, I_{D2a} = I_p/2, I_{D3a} = I_p/2, I_{D4a} = I_p/2$.

Die Schaltungen in den beiden oben gezeigten Bildern haben ein Problem: Die Annahme dass r_{DS1} und r_{DS2} hochohmig sind ist im normalen Betrieb des OPs nicht zu halten. Beispiel: Wir nehmen an, dass $U_{ip} \approx U_{im} \approx \frac{1}{2}V_{DD}$. Für $U_{ip} > U_{im}$ wird $U_{om} \ll U_{ip}$, womit die Gatespannung von M_1 sehr viel größer ist, als seine Drain-Spannung. Damit ist M_1 nicht mehr hochohmig sondern ein einstellbarer Widerstand im sogenannten linearen Bereich. Um dies zu verhindern halten im nächsten Bild die Sources von M_9, M_{10} die Drain-Spannungen von M_1 und M_2 auf einem hohen Potential.

5.4.3 Vollständig symmetrische Diff-In / Diff-Out – Verstärker

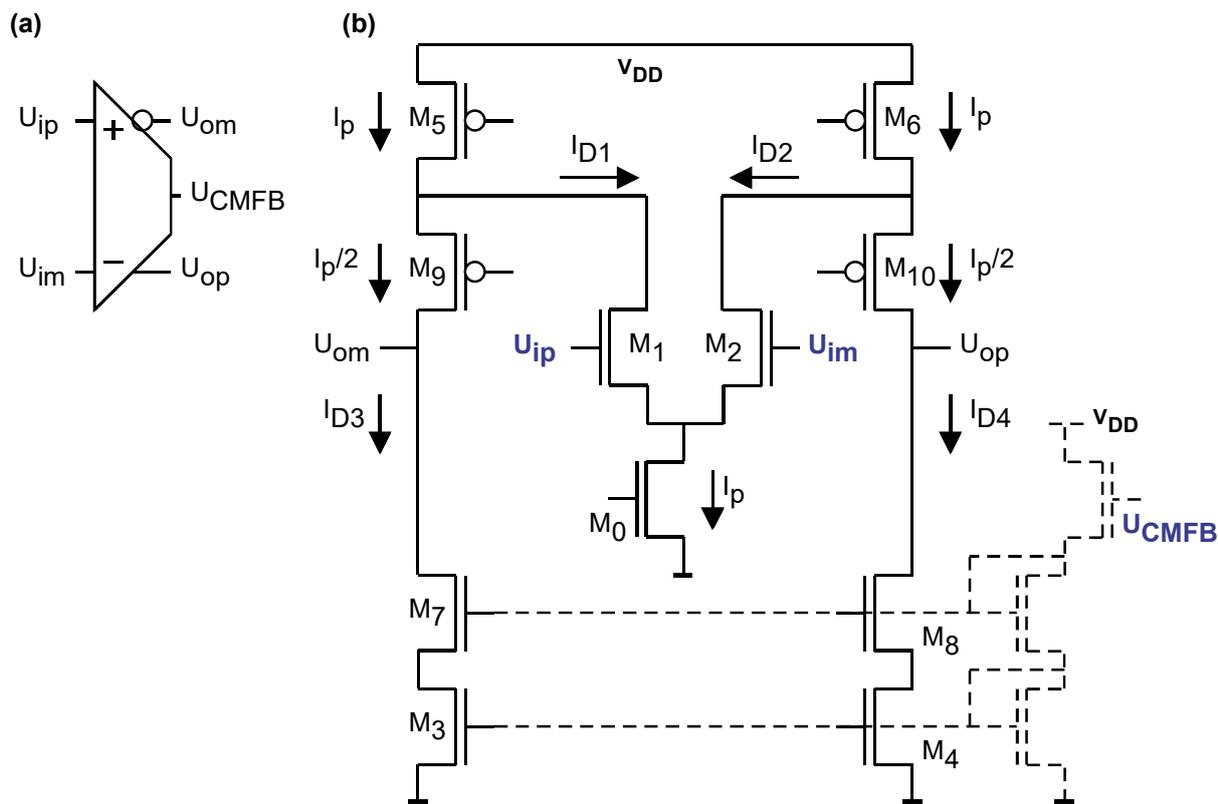
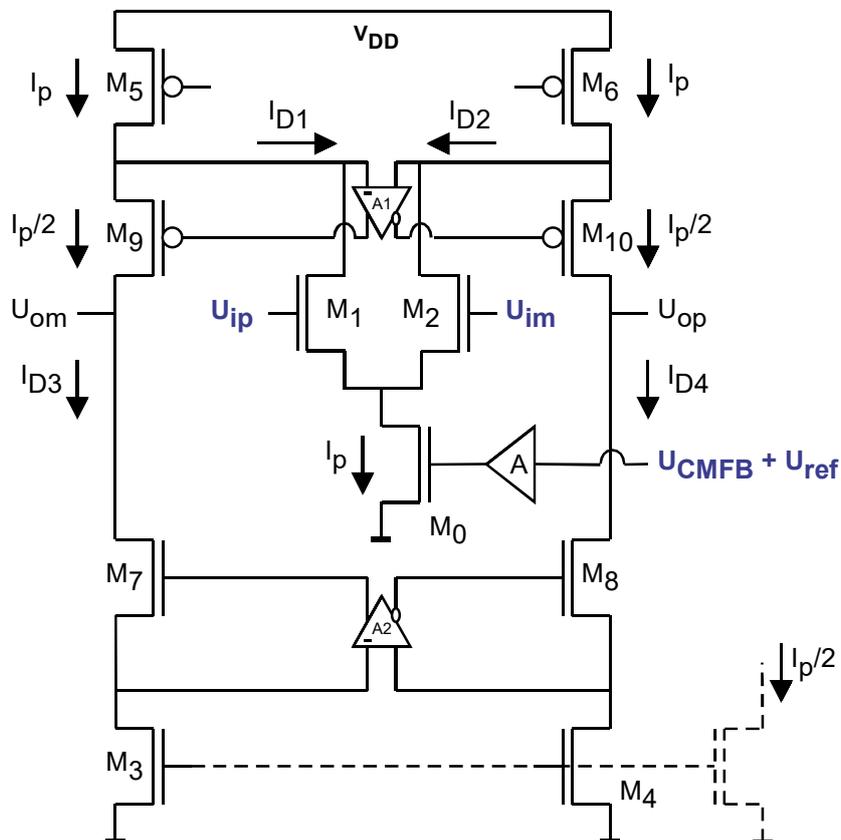


Bild 5.4.3-1: M_9, M_{10} halten die Drainspannung von M_1, M_2 auf hohem Potential, erhöhen Z_o .

Bild 5.4.3-1 entkoppelt die Drains von M_1, M_2 von den Ausgängen des OPs und ermöglicht somit hohe Amplituden. Zusätzlich erhöhen die Transistoren $M_7 \dots M_{10}$ die Ausgangsimpedanz und somit die Verstärkung des OPs.

Bild 5.4.3-2 zeigt eine Variante mit zwei Verstärkerstufen, um die Verstärkung noch weiter zu erhöhen.

Bild 5.4.3-2: „Gain-boosted, folded cascode amplifier“, von Varzaghani [3].



5.5.2 EEPROM: Electrically Erasable Programmable Read-Only Memory

5.5.2.1 Physikalischer Aufbau eines EEPROM MOSFETs

Bild 5.5.2.1:

Die Ladung auf dem Floating Gate beeinflusst die Schwellenspannung des EEPROM MOSFETs, $V_T(M_{EEPROM})$ und speichert so die Bit-Information [4].

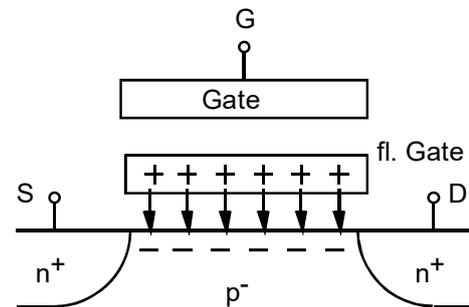


Bild 5.5.2.1 zeigt einen *Electrically Erasable Programmable Read-Only Memory (EEPROM) MOSFET*. Dieser *FET* speichert Ladung auf einer isolierten Zwischenelektrode (Floating Gate). Die Ladung auf dem Floating Gate beeinflusst die Schwellenspannung $V_{T,EEPROM}$ des *EEPROM-MOSFETs* und speichert so die Bit-Information [4].

Um die Ladung auf das Floating Gate zu bringen, benötigt man eine erhöhte Spannung (z.B. 22V). Diese treibt einen Tunnelstrom durch das Gateoxid zwischen oberer und mittlerer Gate-Elektrode. Dieser Vorgang beschädigt das Gateoxid und darf typischerweise nur ca. 10.000 mal vollzogen werden. Solche Speicher eignen sich daher nicht als *Solid State Drive (SSD)*.

5.5.2.2 Sense Amplifier für EEPROM

Bild 5.6.12:

Ausleseverstärker für EEPROM gemäß Bild 5.5.2.1, gemäß [4].

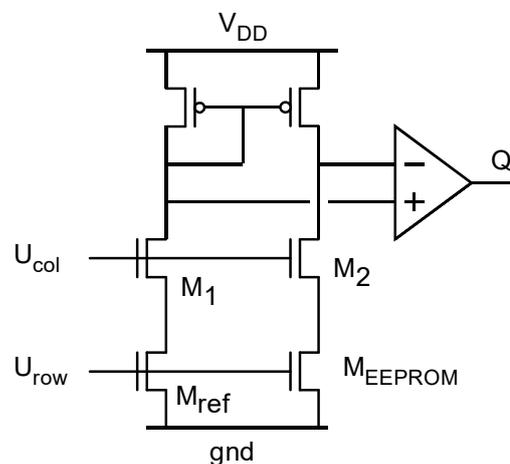


Bild 5.6.12 zeigt eine Schaltung zum Auslesen der Bit-Information auf einem *EEPROM-MOSFET*. Wenn $U_{row}=0V$ ist, sind die Drains der Transistoren M_{ref} und M_{EEPROM} hochohmig und auch durch die Transistoren M_1 und M_2 kann kein Strom fließen. Wenn $U_{col}=0V$ ist, kann durch M_1 und M_2 ebenfalls kein Strom fließen. Nur wenn $U_{row}=U_{col}=1'$ (zum Beispiel V_{DD}) kann Strom durch die Drains von M_1 und M_2 fließen.

- Positive Ladung auf dem Floating Gate $\rightarrow r_{CE,EEPROM} < r_{CE,ref} \rightarrow$ Ausgang $Q=1'$.
- keine Ladung auf dem Floating Gate $\rightarrow r_{CE,EEPROM} > r_{CE,ref} \rightarrow$ Ausgang $Q=0'$.

Man kann die Drains $M_{1,col,row}$ und $M_{2,col,row}$ von vielen Ausleseverstärkern miteinander verbinden, wenn nur einer dieser Ausleseverstärker niederohmig und alle anderen hochohmig sind. Es darf also nur einmal die bedingung $U_{row} = U_{col} = '1'$ erfüllt sein.

5.5.2.3 Ladungspumpe zur Erzeugung einer erhöhten Spannung

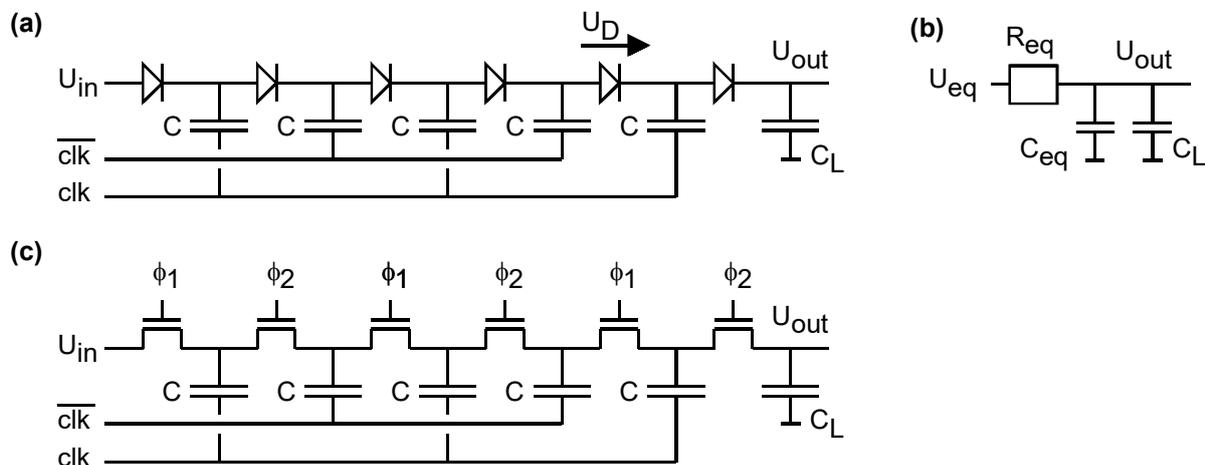


Bild 5.5.2.3: (a): Dickson Charge Pump [5], in (c) wurden die Dioden durch Transistoren ersetzt, (b) zeigt das Verhaltensmodell nach Tanzawa & Tanaka [6].

Um beispielsweise Ladung auf ein floating Gate zu bringen, benötigt man eine erhöhte Spannung, z.B. 22V in einer 3V-Umgebung. Mit der Ladungspumpe nach Dickson (Bild 5.5.2.3) kann man Spannungen erhöhen. Gemäß [6] gilt:

$$U_{eq} = U_{in} + N\Delta U_{clk} - (N + 1)U_D$$

$$R_{eq} = \frac{N}{f_s C}$$

$$C_{eq} = \begin{cases} \frac{4N^2 + 3N + 2}{12(N + 1)} C & \text{for even } N \\ \frac{4N^2 - N - 3}{12N} C & \text{for odd } N \end{cases}$$

ΔU_{clk} ist der Spannungshub, den das Taktsignal mit der Schaltfrequenz f_s auf den Knoten hinter den Dioden bewirkt. (Durch parasitäre Kapazitäten kommt es zu einem kapazitiven Spannungsteiler [6], der U_{clk} vermindert.) Typischer Weise ist $U_{in} = V_{DD}$.

Die Transistoren in Bildteil (c) vermeiden die Diodenspannung U_D , die bei einer Technologie unter $V_{DD} = 3V$ nicht mehr tragbar ist.

5.5.3 Vorhergesagte 0,5-Volt Technologie und $V_{T0} > \frac{1}{2}V_{DD}$ [7]: Bulk-Input

Schwellenspannungs-Änderung $\Delta V_{Tn} = \frac{\sqrt{2\epsilon_{Si}qN_a}}{C'_{ox}} (\sqrt{2\phi_F + U_{SB}} - \sqrt{2\phi_F}) < 0$ wenn $U_{SB} > 0$.

$I_{Dn} = \beta \cdot (U_{GS} - V_{Tn})^2 \cdot (1 + \lambda U_{DS})$ steigt, wenn $V_T > 0$ sinkt, was bei $U_{SB} > 0$ geschieht.

Bild 5.6.2-1:
0.5V body-input gate clocked comparator [8]

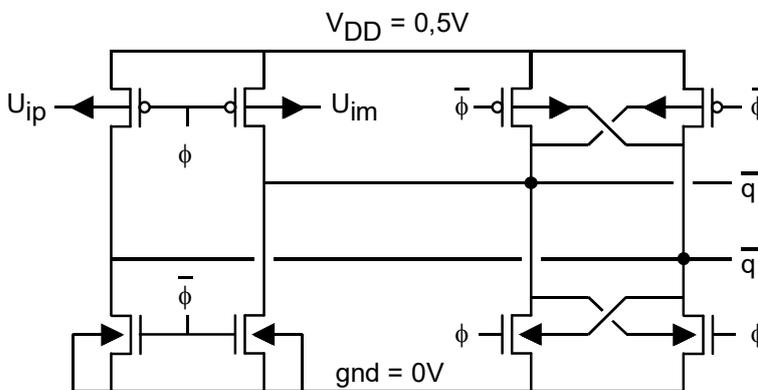
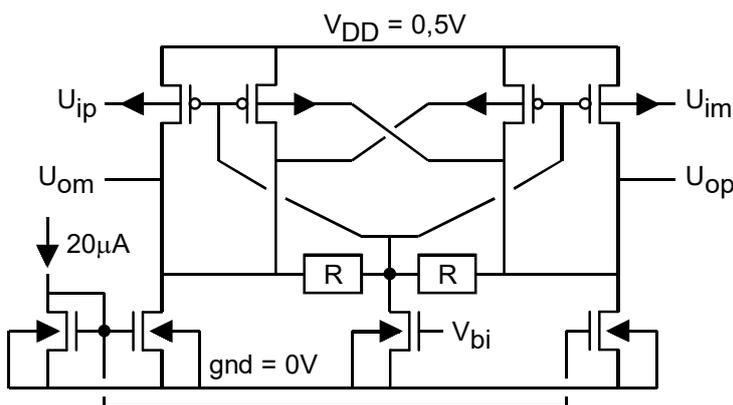


Bild 5.6.2-2:
Schematics of an operational trans-conductance amplifier (OTA) stage [8]



Eine exaktere Formel für den Body-Effekt findet man z.B. in [9]:

$$V_{Tn} = V_{T0} + \gamma (\sqrt{2\phi_F + U_{SB}} - \sqrt{2\phi_F}) - \eta V_{DS}$$

Typische Werte:

Body-Effekt-Koeffizient: $\gamma \cong 0,4V^{1/2}$,

Si-Oberflächenpotential bei Schwellenspannung: $|2\phi_F| \cong 0,6V$,

Drain-Induced-Barrier-Lowering (DIBL) Koeffizient $\eta = 0,02...0.1$.

5.6 Referenzen

- [1] Tietze, Ulrich; Schenk, Christoph; Gamm, Eberhard, *Halbleiter-Schaltungstechnik*, 15. Auflage, 2016, 1815 Seiten, über 1800 Abbildungen, ISBN: 978-3-662-48354-1, 99,99€, URL: <http://www.tietze-schenk.de/tsbuch.htm>.
- [2] James E. Solomon, „The Monolithic Op Amp: A Tutorial Study“, Invited Paper of the IEEE Journal of Solid-State Electronics, Vol. SC-9, No. 6, pp. 314-332, December 1974.
- [3] Paul R. Gray, Robert G. Meyer, „MOS Operational Amplifier Design – A Tutorial Overview“, Invited Paper, IEEE Journal of Solid-State Electronics, Vol. SC-17, No. 6, pp. 969-982, December 1982.
- [4] Ivan Bocconi, Rosario Gulino, Gaetano Palumbo, “Behavioral Model of Analog Circuits for Nonvolatile memories with VHDL-AMS”, analog Integrated Circuits and Signal Processing, 33, pp. 19-28, Kluwer Academic Publishers 2002.
- [5] J. F. Dickson, “On-chip high-voltage generation in MNOS integrated circuits using an improved voltage multiplier technique,” IEEE J. Solid-State Circuits, vol. SC-11, pp. 374–378, June 1976.
- [6] T. Tanzawa and T. Tanaka, “A dynamic analysis of the dickson charge pump circuit,” IEEE J. Solid-State Circuits, vol. 32, pp. 1231–1240, Aug. 1997
- [7] International Technology Roadmap for Semiconductors, 2004 Edition [Online]. <http://public.itrs.net/>
- [8] Pun, Kong-Pang; Chatterjee, Shourir; Kinget, Peter; “A 0.5-V 74dB SNDR 25-KHz Continuous-Time Delta-Sigma Modulator With a Return-to-Open DAC”, IEEE Journal of Solid-State Circuits, Vol 42, No 3, March 2007, pp.496-507.
- [9] W. M. Elgharbawy, M. A. Bayoumi, “Leakage Sources and Possible Solutions in nanometer CMOS Technologies”, IEEE Circuits and Systems magazine, pp. 6-17, Vol. 5, No. 4, 2005.
- [10] C.-P. Wu, H.-W. Tsao, “A 110-MHz 84-dB CMOS Programmable Gain Amplifier With Integrated RSSI Function,” IEEE J. Solid-State Circuits, vol. 40, No. 6, pp. 1249–1258, June 2005.